

PCT/JP03/15013

Rec'd PCT/PTO

03.12.03

21 APR 2005

日本国特許庁  
JAPAN PATENT OFFICE

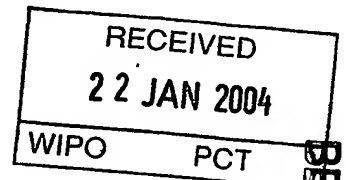
別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日  
Date of Application: 2003年 9月17日

出願番号  
Application Number: 特願2003-324659  
[ST. 10/C]: [JP2003-324659]

出願人  
Applicant(s): カシオ計算機株式会社



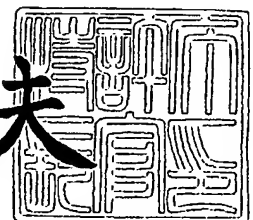
BEST AVAILABLE COPY

**PRIORITY  
DOCUMENT**  
SUBMITTED OR TRANSMITTED IN  
COMPLIANCE WITH RULE 17.1(a) OR (b)

2003年12月 4日

特許庁長官  
Commissioner,  
Japan Patent Office

今井康夫



出証番号 出証特2003-3100391

【書類名】 特許願  
【整理番号】 A000304741  
【提出日】 平成15年 9月17日  
【あて先】 特許庁長官 殿  
【国際特許分類】 G06T 1/00  
H04N 7/00

【発明者】  
【住所又は居所】 東京都羽村市栄町 3 丁目 2 番 1 号 カシオ計算機株式会社羽村技術センター内  
【氏名】 黒沢 和幸

【発明者】  
【住所又は居所】 東京都羽村市栄町 3 丁目 2 番 1 号 カシオ計算機株式会社羽村技術センター内  
【氏名】 小泉 長武

【特許出願人】  
【識別番号】 000001443  
【氏名又は名称】 カシオ計算機株式会社

【代理人】  
【識別番号】 100058479  
【弁理士】  
【氏名又は名称】 鈴江 武彦  
【電話番号】 03-3502-3181

【選任した代理人】  
【識別番号】 100091351  
【弁理士】  
【氏名又は名称】 河野 哲

【選任した代理人】  
【識別番号】 100088683  
【弁理士】  
【氏名又は名称】 中村 誠

【選任した代理人】  
【識別番号】 100084618  
【弁理士】  
【氏名又は名称】 村松 貞男

【選任した代理人】  
【識別番号】 100092196  
【弁理士】  
【氏名又は名称】 橋本 良郎

【先の出願に基づく優先権主張】  
【出願番号】 特願2002-340951  
【出願日】 平成14年11月25日

【手数料の表示】  
【予納台帳番号】 011567  
【納付金額】 21,000円

【提出物件の目録】  
【物件名】 特許請求の範囲 1  
【物件名】 明細書 1  
【物件名】 図面 1  
【物件名】 要約書 1  
【包括委任状番号】 9005919

**【書類名】 特許請求の範囲****【請求項 1】**

デジタル画像データの横画素数を、第 1 のテレビジョン方式のビデオ信号を生成するのに適した横画素数または該横画素数の半分の横画素数に変換する横画素数変換手段と、

この横画素数変換手段により横画素数が変換されたデジタル画像データを表示パネルの駆動回路にデジタル出力する第 1 の出力手段とを具備し、

上記表示パネルの横画素数は、上記第 1 のテレビジョン方式のビデオ信号を生成するのに適した横画素数または該横画素数の半分の横画素数と略一致することを特徴とする表示パネル用出力信号生成回路。

**【請求項 2】**

上記第 1 のテレビジョン方式のビデオ信号を生成するのに適した横画素数は 7 0 4 画素または 1 4 0 8 画素であり、

上記横画素数変換手段は、デジタル画像データの横画素数を 3 5 2 画素、7 0 4 画素、または 1 4 0 8 画素に変換し、

上記表示パネルの横画素数は、3 5 2 画素、7 0 4 画素、または 1 4 0 8 画素と略一致することを特徴とする請求項 1 記載の表示パネル用出力信号生成回路。

**【請求項 3】**

上記横画素数変換手段により第 1 のテレビジョン方式のビデオ信号を生成するのに適した横画素数に変換されたデジタル画像データから上記第 1 のテレビジョン方式に従ったデジタルのビデオ信号を生成する第 1 の生成手段と、

この第 1 の生成手段により生成されたビデオ信号を出力する第 2 の出力手段とをさらに具備したことを特徴とする請求項 1 または 2 記載の表示パネル用出力信号生成回路。

**【請求項 4】**

上記横画素数変換手段により、第 1 のテレビジョン方式のビデオ信号を生成するのに適した横画素数に変換されたデジタル画像データを、第 2 のテレビジョン方式のビデオ信号を生成するのに適したデジタル画像データに変換する変換手段を備え、

上記第 1 の生成手段は、この変換手段により変換された第 2 のテレビジョン方式のビデオ信号を生成するのに適したデジタル画像データから上記第 2 のテレビジョン方式に従ったデジタルのビデオ信号を生成する手段を含むことを特徴とする請求項 3 記載の表示パネル用出力信号生成回路。

**【請求項 5】**

上記横画素数変換手段により横画素数が変換されたデジタル画像データからデジタルの R G B 信号を生成する第 2 の生成手段を備え、

上記第 1 の出力手段は、上記第 2 の生成手段により生成されたデジタルの R G B 信号を表示パネルの駆動回路にデジタル出力することを特徴とする請求項 1 乃至 4 いずれかに記載の表示パネル用出力信号生成回路。

**【請求項 6】**

上記横画素数変換手段は、

デジタル画像データの横画素数を、第 1 のテレビジョン方式のビデオ信号を生成するのに適した横画素数に変換する第 1 の横画素数変換手段と、

この第 1 の横画素数変換手段により横画素数が変換されたデジタル画像データの横画素数を、半分の横画素数に変換する第 2 の横画素数変換手段とを含み、

上記第 1 の出力手段は、

上記第 2 の横画素数変換手段により横画素数が変換されたデジタル画像データを表示パネルの駆動回路にデジタル出力することを特徴とする請求項 1 乃至 4 いずれかに記載の表示パネル用出力信号生成回路。

**【請求項 7】**

上記第 1 の横画素数変換手段により横画素数が変換されたデジタル画像データからデジタルの R G B 信号を生成する第 2 の生成手段を備え、

上記第 2 の横画素数変換手段は、上記第 2 の生成手段により生成されたデジタルの R G

B 信号の横画素数を半分の横画素数に変換することを特徴とする請求項 6 記載の表示パネル用出力信号生成回路。

【請求項 8】

上記第 2 の横画素数変換手段は、

上記表示パネルが、1 画素を構成する R、G、B の 3 色要素を 2 ラインに跨って三角形状に配置したデルタ配列であり、且つ信号電極数が上記第 1 の横画素数変換手段が変換して出力する 1 ライン分の横画素数の半分である場合に、上記第 1 の横画素数変換手段により横画素数が変換されたデジタル画像データに対し、対応する 2 ライン中で横方向に隣接する同一色の要素が相互に 1.5 画素分ずれるように間引くことにより半分の横画素数に変換することを特徴とする請求項 6 または 7 記載の表示パネル用出力信号生成回路。

【請求項 9】

デジタル画像データを上記横画素数変換手段に供給するビデオメモリと、

上記ビデオメモリの出力と第 1 の横画素数変換手段の出力のいずれか一方を切換選択する切換選択手段とをさらに具備し、

上記切換選択手段により切換選択されたビデオメモリの出力または第 1 の横画素数変換手段の出力を上記第 2 の横画素数変換手段に供することを特徴とする請求項 6 乃至 8 いずれかに記載の表示パネル用出力信号生成回路。

【請求項 10】

デジタル画像データを上記横画素数変換手段に供給するビデオメモリをさらに具備したことを特徴とする請求項 1 乃至 9 いずれかに記載の表示パネル用出力信号生成回路。

【請求項 11】

デジタル画像データを上記横画素数変換手段に供給するビデオメモリと、

上記ビデオメモリの出力と横画素数変換手段の出力のいずれか一方を切換選択する切換選択手段とをさらに具備し、

上記第 1 の出力手段は、上記切換選択手段により切換選択されたビデオメモリの出力または横画素数変換手段の出力を表示パネルの駆動回路にデジタル出力することを特徴とする請求項 1 乃至 5 いずれかに記載の表示パネル用出力信号生成回路。

【請求項 12】

上記ビデオメモリから供給されるデジタル画像データの横画素数を変換する第 3 の横画素数変換手段をさらに具備し、

上記切換選択手段は、上記第 3 の横画素数変換手段の出力と横画素数変換手段の出力のいずれか一方を切換選択し、

上記第 1 の出力手段は、上記切換選択手段により切換選択された第 3 の横画素数変換手段の出力または横画素数変換手段の出力を表示パネルの駆動回路にデジタル出力することを特徴とする請求項 11 記載の表示パネル用出力信号生成回路。

【請求項 13】

上記横画素数変換手段は、さらに、デジタル画像データの横画素数を、第 1 のテレビジョン方式のビデオ信号を生成するのに適した横画素数及び該横画素数の半分の横画素数以外の所定の横画素数に変換する手段を含み、

上記表示パネルは、さらに、上記所定の横画素数の表示パネルを含むことを特徴とする請求項 1 乃至 8 いずれかに記載の表示パネル用出力信号生成回路。

【請求項 14】

デジタル画像データを供給するビデオメモリと、

このビデオメモリから供給されるデジタル画像データを表示パネルの駆動回路にデジタル出力する第 1 の出力手段と、

上記ビデオメモリから供給されるデジタル画像データの横画素数を、第 1 のテレビジョン方式のビデオ信号を生成するのに適した横画素数に変換する第 1 の横画素数変換手段と

、  
この第 1 の横画素数変換手段により横画素数が変換されたデジタル画像データから上記第 1 のテレビジョン方式に従ったデジタルのビデオ信号を生成する第 1 の生成手段と、

この第 1 の生成手段により生成されたビデオ信号を出力する第 2 の出力手段と、を具備したことを特徴とする表示パネル用出力信号生成回路。

【請求項 1 5】

上記第 1 のテレビジョン方式のビデオ信号を生成するのに適した横画素数は 7 0 4 画素または 1 4 0 8 画素であり、

上記第 1 の横画素数変換手段は、デジタル画像データの横画素数を 7 0 4 画素または 1 4 0 8 画素に変換することを特徴とする請求項 1 4 記載の表示パネル用出力信号生成回路。

【請求項 1 6】

上記ビデオメモリから供給されるデジタル画像データからデジタルの R G B 信号を生成する第 2 の生成手段を備え、

上記第 1 の出力手段は、上記第 2 の生成手段により生成されたデジタルの R G B 信号を表示パネルの駆動回路にデジタル出力することを特徴とする請求項 1 4 または 1 5 記載の画像信号生成装置。

【請求項 1 7】

上記ビデオメモリから供給されるデジタル画像データの横画素数を変換する第 2 の横画素数変換手段をさらに具備し、

上記第 1 の出力手段は、上記第 2 の横画素数変換手段により画素数が変換されたデジタル画像データを表示パネルの駆動回路にデジタル出力することを特徴とする請求項 1 4 乃至 1 6 いずれかに記載の表示パネル用出力信号生成回路。

【請求項 1 8】

上記ビデオメモリから供給されるデジタル画像データの横画素数は 3 2 0 画素であり、

上記第 2 の横画素数変換手段は、デジタル画像データの横画素数を 4 8 0 画素に変換し

、上記表示パネルの横画素数は、4 8 0 画素と略一致することを特徴とする請求項 1 7 記載の表示パネル用出力信号生成回路。

【請求項 1 9】

上記第 1 の横画素数変換手段が出力する、第 1 のテレビジョン方式のビデオ信号を生成するのに適した横画素数のデジタル画像データから、第 2 のテレビジョン方式のビデオ信号を生成するのに適したデジタル画像データに変換する変換手段を備え、

上記第 1 の生成手段は、

この変換手段により変換された第 2 のテレビジョン方式のビデオ信号を生成するのに適したデジタル画像データから、上記第 2 のテレビジョン方式に従ったデジタルのビデオ信号を生成する手段を含むことを特徴とする請求項 1 4 乃至 1 8 いずれかに記載の表示パネル用出力信号生成回路。

【請求項 2 0】

上記第 1 のテレビジョン方式のビデオ信号は N T S C 信号であることを特徴とする請求項 1 乃至 1 9 いずれかに記載の表示パネル用出力信号生成回路。

【請求項 2 1】

上記第 2 のテレビジョン方式のビデオ信号は P A L 信号であることを特徴とする請求項 4 または 1 9 記載の表示パネル用出力信号生成回路。

【請求項 2 2】

上記第 1 の出力手段は、パラレルな原色系のデジタル画像データをシリアルデータに変換して表示パネルの駆動回路にデジタル出力することを特徴とする請求項 1 乃至 2 1 いずれかに記載の表示パネル用出力信号生成回路。

【請求項 2 3】

被写体を撮像し、デジタル画像データを出力する撮像手段と、

この撮像手段から出力されたデジタル画像データの横画素数を、第 1 のテレビジョン方式のビデオ信号を生成するのに適した横画素数または該横画素数の半分の横画素数に変換する横画素数変換手段と、

この横画素数変換手段により横画素数が変換されたデジタル画像データを表示パネルの駆動回路に出力する第 1 の出力手段とを具備し、

上記表示パネルの横画素数は、上記第 1 のテレビジョン方式のビデオ信号を生成するのに適した横画素数または該横画素数の半分の横画素数と略一致することを特徴とするデジタルカメラ。

【請求項 2 4】

被写体を撮像し、デジタル画像データを出力する撮像手段と、

この撮像手段から出力されたデジタル画像データを記憶するビデオメモリと、

このビデオメモリから供給されるデジタル画像データを表示パネルの駆動回路にデジタル出力する第 1 の出力手段と、

上記ビデオメモリから供給されるデジタル画像データの横画素数を、第 1 のテレビジョン方式のビデオ信号を生成するのに適した横画素数に変換する第 1 の横画素数変換手段と

、  
この第 1 の横画素数変換手段により横画素数が変換されたデジタル画像データから上記第 1 のテレビジョン方式に従ったデジタルのビデオ信号を生成する第 1 の生成手段と、

この第 1 の生成手段により生成されたビデオ信号を出力する第 2 の出力手段と、  
を具備したことを特徴とするデジタルカメラ。

【請求項 2 5】

デジタル画像データの横画素数を、第 1 のテレビジョン方式のビデオ信号を生成するのに適した横画素数または該横画素数の半分の横画素数に変換する工程と、

この横画素数が変換されたデジタル画像データを表示パネルの駆動回路にデジタル出力する工程とを有し、

上記表示パネルの横画素数は、上記第 1 のテレビジョン方式のビデオ信号を生成するのに適した横画素数または該横画素数の半分の横画素数と略一致することを特徴とする表示パネル用出力信号生成方法。

【請求項 2 6】

デジタル画像データをビデオメモリに記憶する工程と、

上記ビデオメモリから供給されるデジタル画像データを表示パネルの駆動回路にデジタル出力する工程と、

上記ビデオメモリから供給されるデジタル画像データの横画素数を、第 1 のテレビジョン方式のビデオ信号を生成するのに適した横画素数に変換する工程と、

この横画素数が変換されたデジタル画像データから上記第 1 のテレビジョン方式に従ったデジタルのビデオ信号を生成する工程と、

生成されたビデオ信号を出力する工程と、  
を有することを特徴とする表示パネル用出力信号生成方法。

## 【書類名】明細書

【発明の名称】表示パネル用出力信号生成回路、デジタルカメラ及び表示パネル用出力信号生成方法

## 【技術分野】

## 【0001】

本発明は、表示パネルに出力する画像信号を生成する表示パネル用出力信号生成回路、デジタルカメラ及び表示パネル用出力信号生成方法に関する。

## 【背景技術】

## 【0002】

デジタルカメラでは、撮影により得られるYUV信号から、外部出力するためのビデオ信号と液晶ファインダを駆動するためのRGB信号とを生成するエンコーダ回路が設けられている。

## 【0003】

この種のエンコーダ回路では、アナログのRGB信号または外部出力用のアナログビデオ信号を液晶ファインダの構成画素数に合わせたサンプリング周波数でサンプリングして液晶ファインダ用の表示データを作成するものとしている。

## 【0004】

また、外部出力するためのアナログ値のビデオ信号と共に、液晶ファインダを構成するTFT液晶表示パネルの駆動回路へ直接供給するためのデジタル値のRGB信号を生成するようなエンコーダ回路について記載した文献もある。(例えば、特許文献1参照。)

【特許文献1】特開2001-054134号公報

## 【発明の開示】

## 【発明が解決しようとする課題】

## 【0005】

一般に撮影により得られる画像データは、画像処理の事実上の規格である縦480画素×横640画素のVGA (Video Graphics Array) に準拠した画素構成を有している。

## 【0006】

これに対して、我が国の標準テレビジョン方式であるNTSC方式のためのビデオ信号を外部出力するためには、上記VGAの画素数の画像データを基準にするものとする、1水平ラインの走査タイミングの関係から導き出される13.5 [MHz] のサンプリング周波数でサンプリングするのに適した横画素数である、横方向の画素数を11/10倍した704画素の画像データを生成し、その横方向の画素数を増やした外部出力用の画像データを液晶表示パネルの構成画素数に合わせたサンプリング周波数でサンプリングして液晶用の表示駆動処理を実行することで、最終的に上記VGAと同じくアスペクト比が3:4の画像を液晶表示パネル上に表示するものとなっている。

## 【0007】

このように、外部出力用のビデオ信号と液晶用の表示信号では、必要とされる画像データの横方向の画素数が異なり、双方の画素数に相関性は全くない。したがって、撮影系から与えられる画像データからビデオ信号と液晶用の表示信号を生成して出力するエンコーダ回路を実現するためには、回路規模が非常に大きなものになってしまうという不具合があった。

## 【0008】

また、上述した特許文献1は、生成するデジタル値のRGB信号に関し、そのデータを構成する具体的な画素数等については一切開示していない。

## 【0009】

本発明は上記のような実情に鑑みてなされたもので、その目的とするところは、必要な回路構成を極力簡易化しながら、デジタル画像データを用いて表示パネルを直接駆動することが可能な表示パネル用出力信号生成回路、デジタルカメラ及び表示パネル用出力信号生成方法を提供することにある。

## 【課題を解決するための手段】

## 【0010】

請求項1記載の発明は、デジタル画像データの横画素数を、第1のテレビジョン方式のビデオ信号を生成するのに適した横画素数または該横画素数の半分の横画素数に変換する横画素数変換手段と、この横画素数変換手段により横画素数が変換されたデジタル画像データを表示パネルの駆動回路にデジタル出力する第1の出力手段とを具備し、上記表示パネルの横画素数は、上記第1のテレビジョン方式のビデオ信号を生成するのに適した横画素数または該横画素数の半分の横画素数と略一致することを特徴とする。

## 【0011】

このような構成とすれば、ビデオ信号を生成するのに適した横方向の画素数に準じた横画素数を有する表示パネルを使用することで、回路規模を極力小さくしながら、デジタル画像データを用いて表示パネルを直接駆動できる。

## 【0012】

請求項2記載の発明は、上記請求項1記載の発明において、上記第1のテレビジョン方式のビデオ信号を生成するのに適した横画素数は704画素または1408画素であり、上記横画素数変換手段は、デジタル画像データの横画素数を352画素、704画素、または1408画素に変換し、上記表示パネルの横画素数は、352画素、704画素、または1408画素と略一致することを特徴とする。

## 【0013】

このような構成とすれば、上記請求項1記載の作用に加えて、デジタル画像データから例えばデジタルカメラのモニタを構成する表示パネルに好適なサイズのデジタル画像データを供することができる。

## 【0014】

請求項3記載の発明は、上記請求項1または2記載の発明において、上記横画素数変換手段により第1のテレビジョン方式のビデオ信号を生成するのに適した横画素数に変換されたデジタル画像データから上記第1のテレビジョン方式に従ったデジタルのビデオ信号を生成する第1の生成手段と、この第1の生成手段により生成されたビデオ信号を出力する第2の出力手段とをさらに具備したことを特徴とする。

## 【0015】

このような構成とすれば、上記請求項1または2記載の発明の作用に加えて、外部モニタに出力するためのビデオ信号を生成することができる。

## 【0016】

請求項4記載の発明は、上記請求項3記載の発明において、上記横画素数変換手段により、第1のテレビジョン方式のビデオ信号を生成するのに適した横画素数に変換されたデジタル画像データを、第2のテレビジョン方式のビデオ信号を生成するのに適したデジタル画像データに変換する変換手段を備え、上記第1の生成手段は、この変換手段により変換された第2のテレビジョン方式のビデオ信号を生成するのに適したデジタル画像データから上記第2のテレビジョン方式に従ったデジタルのビデオ信号を生成する手段を含むことを特徴とする。

## 【0017】

このような構成とすれば、上記請求項3記載の発明の作用に加えて、例えばNTSC方式とPAL方式双方の外部モニタにも対応可能となり、回路の汎用性をより高めることができる。

## 【0018】

請求項5記載の発明は、上記請求項1乃至4いずれかに記載の発明において、上記横画素数変換手段により横画素数が変換されたデジタル画像データからデジタルのRGB信号を生成する第2の生成手段を備え、上記第1の出力手段は、上記第2の生成手段により生成されたデジタルのRGB信号を表示パネルの駆動回路にデジタル出力することを特徴とする。

## 【0019】



このような構成とすれば、上記請求項 1 乃至 4 いずれかに記載の発明の作用に加えて、表示パネルに表示させることが可能な RGB 信号の形態で表示パネルにデジタル画像データを出力させることができる。

【0020】

請求項 6 記載の発明は、上記請求項 1 乃至 4 いずれかに記載の発明において、上記横画素数変換手段は、デジタル画像データの横画素数を、第 1 のテレビジョン方式のビデオ信号を生成するのに適した横画素数に変換する第 1 の横画素数変換手段と、この第 1 の横画素数変換手段により横画素数が変換されたデジタル画像データの横画素数を、半分の横画素数に変換する第 2 の横画素数変換手段とを含み、上記第 1 の出力手段は、上記第 2 の横画素数変換手段により横画素数が変換されたデジタル画像データを表示パネルの駆動回路にデジタル出力することを特徴とする。

【0021】

このような構成とすれば、上記請求項 1 乃至 4 いずれかに記載の発明の作用に加えて、横画素数変換手段を上記第 1 及び第 2 の横画素数変換手段の 2 段構成とすることにより、外部モニタに出力するためのビデオ信号を生成しつつ、横画素数が第 1 のテレビジョン方式のビデオ信号を生成するのに適した横画素数の半分の横画素数である表示パネルに容易に対応することが可能となり、回路の汎用性をより高めることができる。

【0022】

請求項 7 記載の発明は、上記請求項 6 記載の発明において、上記第 1 の横画素数変換手段により横画素数が変換されたデジタル画像データからデジタルの RGB 信号を生成する第 2 の生成手段を備え、上記第 2 の横画素数変換手段は、上記第 2 の生成手段により生成されたデジタルの RGB 信号の横画素数を半分の横画素数に変換することを特徴とする。

【0023】

このような構成とすれば、上記請求項 6 記載の発明の作用に加えて、表示パネルで表示することが可能な RGB 信号の形態で表示パネルにデジタル画像データを出力させることができる。

【0024】

請求項 8 記載の発明は、上記請求項 6 または 7 記載の発明において、上記第 2 の横画素数変換手段は、上記表示パネルが、1 画素を構成する R、G、B の 3 色要素を 2 ラインに跨って三角形に配置したデルタ配列であり、且つ信号電極数が上記第 1 の横画素数変換手段が変換して出力する 1 ライン分の横画素数の半分である場合に、上記第 1 の横画素数変換手段により横画素数が変換されたデジタル画像データに対し、対応する 2 ライン中で横方向に隣接する同一色の要素が相互に 1.5 画素分ずれるように間引くことにより半分の横画素数に変換することを特徴とする。

【0025】

このような構成とすれば、上記請求項 6 または 7 記載の発明の作用に加えて、一般的に多く採用されているデルタ配列の表示パネルで局所的な歪み等を生じず、きわめて自然な画像データを表示させることができる。

【0026】

請求項 9 記載の発明は、上記請求項 6 乃至 8 いずれかに記載の発明において、デジタル画像データを上記横画素数変換手段に供給するビデオメモリと、上記ビデオメモリの出力と第 1 の横画素数変換手段の出力のいずれか一方を切換選択する切換選択手段とをさらに具備し、上記切換選択手段により切換選択されたビデオメモリの出力または第 1 の横画素数変換手段の出力を上記第 2 の横画素数変換手段に供することを特徴とする。

【0027】

このような構成とすれば、上記請求項 6 乃至 8 いずれかに記載の発明の作用に加えて、従来より広く使用されている画素構成のビデオメモリをそのまま利用して回路を実現できるだけでなく、ビデオ信号の横方向の画素数に準じた横画素数の表示パネルと元のデジタル画像データの横画素数に準じた横画素数の表示パネルのいずれにも対応可能となり、回路の汎用性をより高めることができる。

## 【0028】

請求項10記載の発明は、上記請求項1乃至9いずれかに記載の発明において、デジタル画像データを上記横画素数変換手段に供給するビデオメモリをさらに具備したことを特徴とする。

## 【0029】

このような構成とすれば、上記請求項1乃至9いずれかに記載の発明の作用に加えて、従来より広く使用されている画素構成のビデオメモリを使用して回路を実現できる。

## 【0030】

請求項11記載の発明は、上記請求項1乃至5いずれかに記載の発明において、デジタル画像データを上記横画素数変換手段に供給するビデオメモリと、上記ビデオメモリの出力と横画素数変換手段の出力のいずれか一方を切換選択する切換選択手段とをさらに具備し、上記第1の出力手段は、上記切換選択手段により切換選択されたビデオメモリの出力または横画素数変換手段の出力を表示パネルの駆動回路にデジタル出力することを特徴とする。

## 【0031】

このような構成とすれば、上記請求項1乃至5いずれかに記載の発明の作用に加えて、ビデオ信号の横方向の画素数に準じた横画素数の表示パネルと元のデジタル画像データの横画素数（例えばVGA、QVGAに準じた横画素数）の表示パネルのいずれにも対応可能となり、回路の汎用性を高めることができる。

## 【0032】

請求項12記載の発明は、上記請求項11記載の発明において、上記ビデオメモリから供給されるデジタル画像データの横画素数を変換する第3の横画素数変換手段をさらに具備し、上記切換選択手段は、上記第3の横画素数変換手段の出力と横画素数変換手段の出力のいずれか一方を切換選択し、上記第1の出力手段は、上記切換選択手段により切換選択された第3の横画素数変換手段の出力または横画素数変換手段の出力を表示パネルの駆動回路にデジタル出力することを特徴とする。

## 【0033】

このような構成とすれば、上記請求項11記載の発明の作用に加えて、元のデジタル画像データの横画素数（例えばVGA、QVGAに準じた横画素数）の表示パネルに制限されることなく任意の横画素数の表示パネルにも対応可能となり、回路の汎用性を高めることができる。

## 【0034】

請求項13記載の発明は、上記請求項1乃至8いずれかに記載の発明において、上記横画素数変換手段は、さらに、デジタル画像データの横画素数を、第1のテレビジョン方式のビデオ信号を生成するのに適した横画素数及び該横画素数の半分の横画素数以外の所定の横画素数に変換する手段を含み、上記表示パネルは、さらに、上記所定の横画素数の表示パネルを含むことを特徴とする。

## 【0035】

このような構成とすれば、上記請求項1乃至8いずれかに記載の発明の作用に加えて、ビデオ信号の横方向の画素数に準じた横画素数の表示パネルと元のデジタル画像データの横画素数に準じた横画素数の表示パネルのいずれにも対応可能となり、回路の汎用性を高めることができる。

## 【0036】

請求項14記載の発明は、デジタル画像データを供給するビデオメモリと、このビデオメモリから供給されるデジタル画像データを表示パネルの駆動回路にデジタル出力する第1の出力手段と、上記ビデオメモリから供給されるデジタル画像データの横画素数を、第1のテレビジョン方式のビデオ信号を生成するのに適した横画素数に変換する第1の横画素数変換手段と、この第1の横画素数変換手段により横画素数に変換されたデジタル画像データから上記第1のテレビジョン方式に従ったデジタルのビデオ信号を生成する第1の生成手段と、この第1の生成手段により生成されたビデオ信号を出力する第2の出力手段

とを具備したことを特徴とする。

【0037】

このような構成とすれば、例えばVGAに準じた横方向の画素数に合わせた横画素数の表示パネルを使用し、デジタル画像データを用いて表示パネルを直接駆動する一方で、ビデオメモリを増やすことなく外部モニタに出力するためのビデオ信号も生成して出力することができるので、回路規模を極力小さくできる。

【0038】

請求項15記載の発明は、上記請求項14記載の発明において、上記第1のテレビジョン方式のビデオ信号を生成するのに適した横画素数は704画素または1408画素であり、上記第1の横画素数変換手段は、デジタル画像データの横画素数を704画素または1408画素に変換することを特徴とする。

【0039】

このような構成とすれば、上記請求項14記載の発明の作用に加えて、デジタル画像データから外部モニタに出力するのに好適なビデオ信号を生成して外部モニタに出力することができる。

【0040】

請求項16記載の発明は、上記請求項14または15記載の発明において、上記ビデオメモリから供給されるデジタル画像データからデジタルのRGB信号を生成する第2の生成手段を備え、上記第1の出力手段は、上記第2の生成手段により生成されたデジタルのRGB信号を表示パネルの駆動回路にデジタル出力することを特徴とする。

【0041】

このような構成とすれば、上記請求項14または15記載の発明の作用に加えて、表示パネルに表示させることが可能なRGB信号の形態で表示パネルにデジタル画像データを出力させることができる。

【0042】

請求項17記載の発明は、上記請求項14乃至16いずれかに記載の発明において、上記ビデオメモリから供給されるデジタル画像データの横画素数を変換する第2の横画素数変換手段をさらに具備し、上記第1の出力手段は、上記第2の横画素数変換手段により画素数が変換されたデジタル画像データを表示パネルの駆動回路にデジタル出力することを特徴とする。

【0043】

このような構成とすれば、上記請求項14乃至16いずれかに記載の発明の作用に加えて、ビデオメモリに記憶されているデジタル画像データの横画素数と表示パネルの横画素数とが異なっている場合であっても、デジタル画像データの横画素数を表示パネルの横画素数となるように変換して表示パネルに出力させることができる。

【0044】

請求項18記載の発明は、上記請求項17記載の発明において、上記ビデオメモリから供給されるデジタル画像データの横画素数は320画素であり、上記第2の横画素数変換手段は、デジタル画像データの横画素数を480画素に変換し、上記表示パネルの横画素数は、480画素と略一致することを特徴とする。

【0045】

このような構成とすれば、上記請求項17記載の発明の作用に加えて、一般的なサイズのデジタル画像データから例えばデジタルカメラのモニタを構成する表示パネルに好適なサイズのデジタル画像データを供することができる。

【0046】

請求項19記載の発明は、上記請求項14乃至18いずれかに記載の発明において、上記第1の横画素数変換手段が出力する、第1のテレビジョン方式のビデオ信号を生成するのに適した横画素数のデジタル画像データから、第2のテレビジョン方式のビデオ信号を生成するのに適したデジタル画像データに変換する変換手段を備え、上記第1の生成手段は、この変換手段により変換された第2のテレビジョン方式のビデオ信号を生成するのに

適したデジタル画像データから、上記第2のテレビジョン方式に従ったデジタルのビデオ信号を生成する手段を含むことを特徴とする。

【0047】

このような構成とすれば、上記請求項14乃至18いずれかに記載の発明の作用に加えて、複数の異なるテレビジョン方式（例えばNTSC方式とPAL方式）の外部モニタに対応可能となり、回路の汎用性をより高めることができる。

【0048】

請求項20記載の発明は、上記請求項1乃至19いずれかに記載の発明において、上記第1のテレビジョン方式のビデオ信号はNTSC信号であることを特徴とする。

【0049】

このような構成とすれば、上記請求項1乃至19いずれかに記載の発明の作用に加えて、世界的に普及しているNTSC方式の外部モニタに対応することが可能になる。

【0050】

請求項21記載の発明は、上記請求項4または19記載の発明において、上記第2のテレビジョン方式のビデオ信号はPAL信号であることを特徴とする。

【0051】

このような構成とすれば、上記請求項4または19記載の発明の作用に加えて、世界的に普及しているPAL方式の外部モニタにも対応することが可能になる。

【0052】

請求項22記載の発明は、上記請求項1乃至21いずれかに記載の発明において、上記第1の出力手段は、パラレルな原色系のデジタル画像データをシリアルデータに変換して表示パネルの駆動回路にデジタル出力することを特徴とする。

【0053】

このような構成とすれば、上記請求項1乃至21いずれかに記載の発明の作用に加えて、表示パネル用出力信号生成回路と表示パネルとの間の信号線数を減少し、実装上の回路規模をより縮小することができる。

【0054】

請求項23記載の発明は、被写体を撮像し、デジタル画像データを出力する撮像手段と、この撮像手段から出力されたデジタル画像データの横画素数を、第1のテレビジョン方式のビデオ信号を生成するのに適した横画素数または該横画素数の半分の横画素数に変換する横画素数変換手段と、この横画素数変換手段により横画素数が変換されたデジタル画像データを表示パネルの駆動回路に出力する第1の出力手段とを具備し、上記表示パネルの横画素数は、上記第1のテレビジョン方式のビデオ信号を生成するのに適した横画素数または該横画素数の半分の横画素数と略一致することを特徴とする。

【0055】

このような構成とすれば、ビデオ信号を生成するのに適した横方向の画素数に準じた横画素数を有する表示パネルをデジタルカメラの表示パネルとして使用することで、デジタルカメラの回路規模を極力小さくしながら、デジタル画像データを用いて表示パネルを直接駆動できる。

【0056】

請求項24記載の発明は、被写体を撮像し、デジタル画像データを出力する撮像手段と、この撮像手段から出力されたデジタル画像データを記憶するビデオメモリと、このビデオメモリから供給されるデジタル画像データを表示パネルの駆動回路にデジタル出力する第1の出力手段と、上記ビデオメモリから供給されるデジタル画像データの横画素数を、第1のテレビジョン方式のビデオ信号を生成するのに適した横画素数に変換する第1の横画素数変換手段と、この第1の横画素数変換手段により横画素数が変換されたデジタル画像データから上記第1のテレビジョン方式に従ったデジタルのビデオ信号を生成する第1の生成手段と、この第1の生成手段により生成されたビデオ信号を出力する第2の出力手段とを具備したことを特徴とする。

【0057】

このような構成とすれば、例えばVGAに準じた横方向の画素数に合わせた横画素数の表示パネルをデジタルカメラの表示パネルとして使用し、デジタル画像データを用いて表示パネルを直接駆動する一方で、ビデオメモリを増やすことなく外部モニタに出力するためのビデオ信号も生成して出力することができるので、デジタルカメラの回路規模を極力小さくできる。

**【0058】**

請求項25記載の発明は、デジタル画像データの横画素数を、第1のテレビジョン方式のビデオ信号を生成するのに適した横画素数または該横画素数の半分の横画素数に変換する工程と、この横画素数が変換されたデジタル画像データを表示パネルの駆動回路にデジタル出力する工程とを有し、上記表示パネルの横画素数は、上記第1のテレビジョン方式のビデオ信号を生成するのに適した横画素数または該横画素数の半分の横画素数と略一致することを特徴とする。

**【0059】**

このような構成とすれば、ビデオ信号を生成するのに適した横方向の画素数に準じた横画素数を有する表示パネルを使用することで、回路規模を極力小さくしながら、デジタル画像データを用いて表示パネルを直接駆動できる。

**【0060】**

請求項26記載の発明は、デジタル画像データをビデオメモリに記憶する工程と、上記ビデオメモリから供給されるデジタル画像データを表示パネルの駆動回路にデジタル出力する工程と、上記ビデオメモリから供給されるデジタル画像データの横画素数を、第1のテレビジョン方式のビデオ信号を生成するのに適した横画素数に変換する工程と、この横画素数が変換されたデジタル画像データから上記第1のテレビジョン方式に従ったデジタルのビデオ信号を生成する工程と、生成されたビデオ信号を出力する工程とを有することを特徴とする。

**【0061】**

このような構成とすれば、例えばVGAに準じた横方向の画素数に合わせた横画素数の表示パネルを使用し、デジタル画像データを用いて表示パネルを直接駆動する一方で、ビデオメモリを増やすことなく外部モニタに出力するためのビデオ信号も生成して出力することができるので、回路規模を極力小さくできる。

**【発明の効果】****【0062】**

請求項1記載の発明によれば、ビデオ信号を生成するのに適した横方向の画素数に準じた横画素数を有する表示パネルを使用することで、回路規模を極力小さくしながら、デジタル画像データを用いて表示パネルを直接駆動できる。

**【0063】**

請求項2記載の発明によれば、上記請求項1記載の効果に加えて、デジタル画像データから例えばデジタルカメラのモニタを構成する表示パネルに好適なサイズのデジタル画像データを供することができる。

**【0064】**

請求項3記載の発明によれば、上記請求項1または2記載の発明の効果に加えて、外部モニタに出力するためのビデオ信号を生成することができる。

**【0065】**

請求項4記載の発明によれば、上記請求項3記載の発明の効果に加えて、例えばNTSC方式とPAL方式双方の外部モニタにも対応可能となり、回路の汎用性をより高めることができる。

**【0066】**

請求項5記載の発明によれば、上記請求項1乃至4いずれかに記載の発明の効果に加えて、表示パネルに表示させることが可能なRGB信号の形態で表示パネルにデジタル画像データを出力させることができる。

**【0067】**

請求項 6 記載の発明によれば、上記請求項 1 乃至 4 いずれかに記載の発明の効果に加えて、横画素数変換手段を上記第 1 及び第 2 の横画素数変換手段の 2 段構成とすることにより、外部モニタに出力するためのビデオ信号を生成しつつ、横画素数が第 1 のテレビジョン方式のビデオ信号を生成するのに適した横画素数の半分の横画素数である表示パネルに容易に対応することが可能となり、回路の汎用性をより高めることができる。

【0068】

請求項 7 記載の発明によれば、上記請求項 6 記載の発明の効果に加えて、表示パネルで表示することが可能な RGB 信号の形態で表示パネルにデジタル画像データを出力させることができる。

【0069】

請求項 8 記載の発明によれば、上記請求項 6 または 7 記載の発明の効果に加えて、一般的に多く採用されているデルタ配列の表示パネルで局所的な歪み等を生じず、きわめて自然な画像データを表示させることができる。

【0070】

請求項 9 記載の発明によれば、上記請求項 6 乃至 8 いずれかに記載の発明の効果に加えて、従来より広く使用されている画素構成のビデオメモリをそのまま利用して回路を実現できるだけでなく、ビデオ信号の横方向の画素数に準じた横画素数の表示パネルと元のデジタル画像データの横画素数に準じた横画素数の表示パネルのいずれにも対応可能となり、回路の汎用性をより高めることができる。

【0071】

請求項 10 記載の発明によれば、上記請求項 1 乃至 9 いずれかに記載の発明の効果に加えて、従来より広く使用されている画素構成のビデオメモリを使用して回路を実現できる。

【0072】

請求項 11 記載の発明によれば、上記請求項 1 乃至 5 いずれかに記載の発明の効果に加えて、ビデオ信号の横方向の画素数に準じた横画素数の表示パネルと元のデジタル画像データの横画素数（例えば VGA、QVGA に準じた横画素数の表示パネルのいずれにも対応可能となり、回路の汎用性を高めることができる。

【0073】

請求項 12 記載の発明によれば、上記請求項 11 記載の発明の効果に加えて、元のデジタル画像データの横画素数（例えば VGA、QVGA に準じた横画素数）の表示パネルに制限されることなく任意の横画素数の表示パネルにも対応可能となり、回路の汎用性を高めることができる。

【0074】

請求項 13 記載の発明によれば、上記請求項 1 乃至 8 いずれかに記載の発明の効果に加えて、ビデオ信号の横方向の画素数に準じた横画素数の表示パネルと元のデジタル画像データの横画素数に準じた横画素数の表示パネルのいずれにも対応可能となり、回路の汎用性を高めることができる。

【0075】

請求項 14 記載の発明によれば、例えば VGA に準じた横方向の画素数に合わせた横画素数の表示パネルを使用し、デジタル画像データを用いて表示パネルを直接駆動する一方で、ビデオメモリを増やすことなく外部モニタに出力するためのビデオ信号も生成して出力することができるので、回路規模を極力小さくできる。

【0076】

請求項 15 記載の発明によれば、上記請求項 14 記載の発明の効果に加えて、デジタル画像データから外部モニタに出力するのに好適なビデオ信号を生成して外部モニタに出力することができる。

【0077】

請求項 16 記載の発明によれば、上記請求項 14 または 15 記載の発明の効果に加えて、表示パネルに表示させることが可能な RGB 信号の形態で表示パネルにデジタル画像デ

ータを出力させることができる。

【0078】

請求項17記載の発明によれば、上記請求項14乃至16いずれかに記載の発明の効果に加えて、ビデオメモリに記憶されているデジタル画像データの横画素数と表示パネルの横画素数とが異なっている場合であっても、デジタル画像データの横画素数を表示パネルの横画素数となるように変換して表示パネルに出力させることができる。

【0079】

請求項18記載の発明によれば、上記請求項17記載の発明の効果に加えて、一般的なサイズのデジタル画像データから例えばデジタルカメラのモニタを構成する表示パネルに好適なサイズのデジタル画像データを供することができる。

【0080】

請求項19記載の発明によれば、上記請求項14乃至18いずれかに記載の発明の効果に加えて、複数の異なるテレビジョン方式（例えばNTSC方式とPAL方式）の外部モニタに対応可能となり、回路の汎用性をより高めることができる。

【0081】

請求項20記載の発明によれば、上記請求項1乃至19いずれかに記載の発明の効果に加えて、世界的に普及しているNTSC方式の外部モニタに対応することが可能になる。

【0082】

請求項21記載の発明によれば、上記請求項4または19記載の発明の効果に加えて、世界的に普及しているPAL方式の外部モニタにも対応することが可能になる。

【0083】

請求項22記載の発明によれば、上記請求項1乃至21いずれかに記載の発明の効果に加えて、表示パネル用出力信号生成回路と表示パネルとの間の信号線数を減少し、実装上の回路規模をより縮小することができる。

【0084】

請求項23記載の発明によれば、ビデオ信号を生成するのに適した横方向の画素数に準じた横画素数を有する表示パネルをデジタルカメラの表示パネルとして使用することで、デジタルカメラの回路規模を極力小さくしながら、デジタル画像データを用いて表示パネルを直接駆動できる。

【0085】

請求項24記載の発明によれば、例えばVGAに準じた横方向の画素数に合わせた横画素数の表示パネルをデジタルカメラの表示パネルとして使用し、デジタル画像データを用いて表示パネルを直接駆動する一方で、ビデオメモリを増やすことなく外部モニタに出力するためのビデオ信号も生成して出力することができるので、デジタルカメラの回路規模を極力小さくできる。

【0086】

請求項25記載の発明によれば、ビデオ信号を生成するのに適した横方向の画素数に準じた横画素数を有する表示パネルを使用することで、回路規模を極力小さくしながら、デジタル画像データを用いて表示パネルを直接駆動できる。

【0087】

請求項26記載の発明によれば、例えばVGAに準じた横方向の画素数に合わせた横画素数の表示パネルを使用し、デジタル画像データを用いて表示パネルを直接駆動する一方で、ビデオメモリを増やすことなく外部モニタに出力するためのビデオ信号も生成して出力することができるので、回路規模を極力小さくできる。

【発明を実施するための最良の形態】

【0088】

（第1の実施形態）

以下本発明をデジタルカメラに備えられるエンコーダ回路に適用した場合の第1の実施形態について図面を参照して説明する。

【0089】



図1は、このデジタルカメラの構成を示すものであり、デジタルカメラ内の回路構成について説明する。

#### 【0090】

撮影モードでのモニタリング状態においては、モータ (M) 31の駆動により合焦位置や絞り位置が移動される、撮影レンズを含むレンズ光学系32の撮影光軸後方に配置された撮像素子であるCCD33が、タイミング発生器 (TG) 34、垂直ドライバ35によって走査駆動され、一定周期毎に結像した光像に対応する光電変換出力を1画面分出力する。

#### 【0091】

この光電変換出力は、アナログ値の信号の状態でRGBの各原色成分毎に適宜ゲイン調整された後に、サンプルホールド (S/H) 回路36でサンプルホールドされ、A/D変換器37でデジタルデータに変換され、カラープロセス回路38で画素補間処理及びγ補正処理を含むカラープロセス処理が行なわれて、デジタル値の輝度信号Y及び色差信号Cb, Cr (YUV信号) が生成され、DMA (Direct Memory Access) コントローラ39に出力される。

#### 【0092】

DMAコントローラ39は、カラープロセス回路38の出力する輝度信号Y及び色差信号Cb, Crを、同じくカラープロセス回路38からの複合同期信号、メモリ書込みイネーブル信号、及びクロック信号を用いて一度DMAコントローラ39内部のバッファに書込み、DRAMインタフェース (I/F) 40を介してバッファメモリとして使用されるDRAM41にDMA転送を行なう。

#### 【0093】

制御部42は、CPUと、このCPUで実行される動作プログラムを固定的に記憶したROM、及びワークメモリとして使用されるRAM等により構成され、このデジタルカメラ全体の制御動作を司るもので、上記輝度及び色差信号のDRAM41へのDMA転送終了後に、この輝度及び色差信号 (YUV信号) をDRAMインタフェース40を介してDRAM41より読出し、VRAM11に書込む。

#### 【0094】

エンコーダ回路10は、上記輝度及び色差信号をVRAM11より定期的に読出し、これらのデータを元に、RGB信号を生成して液晶表示部19に出力するとともにビデオ信号を生成してビデオ出力端子17を介して有線接続されている後述の外部のモニタ表示部18に出力する。なお、エンコーダ回路10の詳細に関しては後述する。

#### 【0095】

この液晶表示部19は、上述した如く撮影モード時には電子ファインダとして機能するもので、エンコーダ回路10からのRGB信号に基づいた表示を行なうことで、その時点でVRAM11から取込んでいる画像情報に基づく画像をリアルタイムに表示することとなる。

#### 【0096】

このように液晶表示部19にその時点での画像がモニタ画像としてリアルタイムに表示されている状態で、静止画撮影を行ないたいタイミングでキー入力部46を構成するシャッターキー13を操作すると、トリガ信号を発生する。

#### 【0097】

制御部42は、このトリガ信号に応じてその時点でCCD33から取込んでいる1画面分の輝度及び色差信号のDRAM41へのDMA転送の終了後、直ちにCCD33からのDRAM41への経路を停止し、記録保存の状態に移す。

#### 【0098】

この記録保存の状態では、制御部42がDRAM41に書込まれている1フレーム分の輝度及び色差信号をDRAMインタフェース40を介してY, Cb, Crの各コンポーネント毎に縦8画素×横8画素の基本ブロックと呼称される単位で読出してJPEG (Joint Photographic coding Experts Group) 回路47



に書き込み、この J P E G 回路 47 で A D C T (A d a p t i v e D i s c r e t e C o s i n e T r a n s f o r m : 適応離散コサイン変換)、エントロピ符号化方式であるハフマン符号化等の処理によりデータ圧縮する。

【0099】

そして、得た符号データを 1 画像のデータファイルとして該 J P E G 回路 47 から読出し、このデジタルカメラの記録媒体として着脱自在に装着されるメモリカード内に封入された、不揮発性メモリであるフラッシュメモリ 48 に書き込む。

【0100】

この際、フラッシュメモリ 48 に書き込む画像データのファイルに関しては、例えばシャッターキー操作時に図示せぬ時計部から得られる日付と時刻、及びシリアル番号とよりなる所定桁数、例えば「03033112340001. jpg」のようなファイル名が自動的に付加されて記録されるものとする。

【0101】

因みに、上記ファイル名「03033112340001. jpg」は、「(20)03」年「03」月「31」日「12」時「34」分に撮影した「0001」番目の J P E G 方式で圧縮した静止画データであることを示している。

【0102】

なお、このフラッシュメモリ 48 は、着脱可能なメモリカードとは別に、デジタルカメラに内蔵されているものとしてもよく、さらにはメモリカードと内蔵のメモリの双方を併用するものとしてもよい。

【0103】

そして、1 フレーム分の輝度及び色差信号の圧縮処理及びフラッシュメモリ 48 への全圧縮データの書き込み終了に伴って、制御部 42 は C C D 33 から D R A M 41 への経路を再び起動する。

【0104】

また、制御部 42 にはさらに、U S B インタフェース (I / F) 49 が接続される。この U S B インタフェース 49 は、U S B コネクタ 50 を介して有線接続される外部の情報機器、例えばパーソナルコンピュータとの間で画像データその他の送受を行なう場合の通信制御を行なう。

【0105】

なお、上記キー入力部 46 は、上述したシャッターキーの他に、上記電源キー、モードキー、ズームキー、メニューキー、リングキー、セットキー、及びディスプレイキー等から構成され、それらのキー操作に伴う信号は直接制御部 42 へ送出される。

【0106】

しかるに、静止画像ではなく動画の撮影時においては、キー入力部 46 のシャッターキーが操作され続けている間、上述した静止画像データの D R A M 41 への記録を時間的に連続して実行し、該シャッターキーの操作が終わるか、または所定の制限時間、例えば 30 秒が経過した時点でそれら一連の静止画データを順次 J P E G 回路 47 でデータ圧縮した後、データ圧縮した一連の静止画データを含むモーション J P E G の動画データファイルを生成し、フラッシュメモリ 48 に記録する。

【0107】

また、再生モード時には、制御部 42 がフラッシュメモリ 48 に記録されている画像データを選択的に読出し、J P E G 回路 47 で撮影モード時にデータ圧縮した手順と全く逆の手順で圧縮されている画像データを伸長し、伸長した画像データを D R A M インタフェース 40 を介して D R A M 41 に保持させた上で、この D R A M 41 の保持内容を V R A M 11 に記憶させ、この V R A M 11 より定期的に画像データを読出してエンコーダ回路 10 により R G B 信号を生成して液晶表示部 19 に出力する。ここで、ビデオ出力端子 17 を介してモニタ表示部 18 が有線接続されている場合には、エンコーダ回路 10 により生成されたビデオ信号をモニタ表示部 18 に出力することになる。

【0108】

なお、選択した画像データが静止画像ではなく動画データであった場合、選択した動画データのファイルを構成する個々の静止画像データの再生を時間的に連続して実行し、すべての静止画像データの再生を終了した時点で、次に再生の指示がなされるまでその動画データの先頭に位置する静止画像データのみを用いて再生表示する。

【0109】

図2は、本発明の表示パネル用出力信号生成装置に係る上記エンコーダ回路10の構成を示すものである。

【0110】

なお、本実施形態では、表示対象である液晶パネルが対角1～2インチ程度のサイズであり、画素数構成もそれなりであることから、VGAやNTSC等の規格に準拠する画像の構成画素数も適宜必要に応じて間引いて表示駆動するものとする。

【0111】

図2で、撮影モード時のモニタ動作としてスルー画像表示を行なうべく、VGAに準拠した例えば縦480画素×横640画素の輝度色差系(YUVデータ)のデジタル画像データが順次VRAM11に記憶され、横画素数変換部12へ読出される。

【0112】

この横画素数変換部12は、我が国のテレビジョン方式であるNTSC方式の水平走査周期に対応してデジタル画像データの各ライン横方向の構成画素数を11/10倍に増加させるべく相関演算(補間処理)で変換する。

【0113】

加えて横画素数変換部12は、1枚の画像データに対し、NTSC方式のインタレースに合わせて、奇数ラインと偶数ラインに分割した2枚の画像データを出力する。

【0114】

したがって横画素数変換部12は、1/60[秒]周期で縦240画素×横704画素の輝度色差系(YUV)のデジタル画像データをビデオエンコーダ13及び液晶エンコーダ14へ出力する。

【0115】

これらビデオエンコーダ13及び液晶エンコーダ14は、共にビデオタイミング発振部15から供給される基準クロックに基づいて動作する。

【0116】

ビデオエンコーダ13は、横画素数変換部12からのデジタル画像データにより13.5[MHz]サンプリングでNTSC方式のビデオ信号を作成出力し、D/A変換器16でアナログ化した後にビデオ出力端子17より外部出力させる。

【0117】

このビデオ出力端子17に、図示しない接続コードを介して例えば家庭用のテレビ受像機や液晶テレビ等のNTSC方式に準拠したモニタ表示部18が接続された場合、当該モニタ表示部18では、得た画像データを表示出力する。

【0118】

一方、液晶エンコーダ14は、横画素数変換部12からの輝度色差系のデジタル画像データに基づき、13.5[MHz]サンプリングで後述する液晶パネルの走査電極数240×信号電極数(横画素数)352に間引いた原色系(RGB)のデジタル画像データを生成し、これを表示対象である液晶表示部19へ直接出力する。

【0119】

液晶表示部19は、上述した如くNTSC方式に準拠した走査電極数240×信号電極数352の電極構成を有するTFT液晶パネルとその駆動回路とにより構成されるもので、上記ビデオタイミング発振部15の発振する基準クロックに基づいて液晶タイミング発振部20が発振する液晶表示用の各種タイミング信号により、液晶エンコーダ14から直接送られてくる原色系のデジタル画像データを用いた画像表示を実行する。

【0120】

上記のような回路構成にあって、その動作は以下に示すようになる。

## 【0121】

まず、液晶表示部19を構成する液晶パネルの電極及び画素の配列が図3(A)に示すようになっているものとする。この場合、X1～X240が図示しないドレインドライバに走査駆動されるドレイン（走査）電極、Y1～Y352がソースドライバ19aにより上記デジタル画像データに基づいて表示駆動されるソース（信号）電極である。

## 【0122】

この場合、ソースドライバ19aにより駆動される同一の信号電極に接続された、上下に隣接するR、G、Bの各ドット（色要素）は、相互に半ドット分ずれて配置される。

## 【0123】

加えて、図中に波線で示す1組の画素Cを構成するR、G、Bの3ドットが2ラインに跨って三角形に配列された、所謂「デルタ配列」と呼称される一般に多く採用されている配列を有するものとする。

## 【0124】

これに対し、横画素数変換部12から液晶エンコーダ14に入力される横方向の画素数が増加された輝度色差系の画像データが縦240画素×横704画素であり、これを同一の構成画素数で原色系のデジタル画像データにエンコードした結果、図3(B)に示すような画像データが得られるものとする。

## 【0125】

このように、液晶表示パネルにデルタ配列のものを採用し、且つ信号電極数が液晶エンコーダ14に入力される画像データの横画素数の半分である場合に、液晶エンコーダ14は、対応する2ライン中で横方向に隣接する同一色の要素が相互に1.5画素分ずれるように原色系のデジタル画像データを間引き処理（サンプリング処理）により生成し、液晶表示部19に直接出力する。図3(B)中、実際に選択されている画素の各色成分を記号「○」で囲んで示している。

## 【0126】

例えば、液晶パネルの信号電極X1とX2に対応する2ライン中で、隣接する同一色成分のドットとして、(X1, Y1)のドットRと(X2, Y3)のドットRで表示させる画像データを得る場合を考える。

## 【0127】

(X1, Y1)のドットRは、同一信号電極の(X2, Y1)のドットGより半ドット分右側にずれている。加えて、全信号電極数が液晶エンコーダ14に入力される画像データの横方向の構成画素数の半分であり、画像データの横方向に隣接する2画素分から1つのドットで表示させる色成分のデータを読み出す必要があることから、図3(B)に示すデジタル画像中の行番号「1」、列番号「1」「2」の2つの画素データのうち、右側偶数の「2」の画素データ中のR成分が記号「○」で示すように選択されて、液晶パネルの(X1, Y1)のドットRで表示されることになる。

## 【0128】

同様に、液晶パネルの(X2, Y3)のドットRで表示されるデータは、デジタル画像中の行番号「2」、列番号「5」の画素データ中のR成分が記号「○」で示すように選択されることになる。

## 【0129】

このように、図3(B)に示す横方向に隣接する画像データ2画素から1画素を選択し、さらに対応するドットの色成分をデルタ配列を考慮して選択する点から考えると、液晶エンコーダ14は、対応する2ライン中で横方向に隣接する同一色の要素が相互に1.5画素分ずれるように原色系のデジタル画像データの画素を選択することにより生成していることになる。

## 【0130】

したがって、一般的に多く採用されているデルタ配列の液晶パネルで適切な画素のデータを選択して表示するべく液晶エンコーダ14がRGB信号を出力することにより、与えられる画像データに比較して、表示される内容に局所的な歪み等を発生することがなく、

きわめて自然な画像データを表示させることができる。

【0131】

また、上述したように、ビデオエンコーダ13以降のビデオ信号系統で使用するNTSC方式のビデオ信号の横方向の画素数に準じた信号電極数（ビデオ信号の横方向の画素数の半分の信号電極数）の液晶パネルを使用して液晶表示部19を構成するものとし、VGAに準じた画素数構成を有する一般的なVRAM11を用い、その横方向の画素数を一律に横画素数変換部12でビデオ信号系統で使用するNTSC方式のビデオ信号の横方向の画素数となるように変換した後に、ビデオエンコーダ13と液晶エンコーダ14の2つの信号系統に分配するものとしている。

【0132】

これにより、ビデオメモリとして一般的な画素数構成のVRAM11を一つだけ使用して回路を実現できるため、エンコーダ回路全体での回路規模を極力小さくできる。

【0133】

加えて、液晶エンコーダ14が生成したデジタル値の画像データをアナログ値に変換することなく、直接液晶表示部19に出力して表示駆動させるものとしたため、D/A変換器やクロマ回路が不要となり、エンコーダ回路としての規模をさらに大幅に簡略化できる。

【0134】

なお、上記図2、図3（A）及び図3（B）で説明した画像データの構成画素数に限定するものではなく、図1中の「（）」内に示す数値、もしくは他の数値であってもよい。

【0135】

また、液晶パネルの信号電極数と同じ横方向の画素数を有する輝度色差系のデジタル画像データを液晶エンコーダ14へ入力し、液晶エンコーダ14内で補間処理により1.5画素ずらしの画素を新たに作成し、これを液晶表示部19に出力するようにしてもよい。

【0136】

さらに、液晶表示部19の液晶パネルがデルタ配列の画素構成を有していない場合には、液晶パネルの信号電極数と同じ横方向の画素数を有する輝度色差系のデジタル画像データを液晶エンコーダ14へ入力するものとすれば、液晶エンコーダ14はこれを単に同一画素数の原色系のデータに変換し、変換した画素中の対応する色成分を選択して読出すのみで対応でき、さらに液晶エンコーダ14の構成を簡略化できる。

【0137】

また、モニタ表示部18がデジタル入力（デジタル放送）に対応している場合は、D/A変換器16を省いて、デジタル値のビデオ信号を出力するようにする必要がある。

（第2の実施形態）

以下本発明をデジタルカメラに備えられるエンコーダ回路に適用した場合の第2の実施形態について図面を参照して説明する。

【0138】

図4は、その回路構成を示すもので、基本的には上記図2で示した構成とほぼ同様であるので、同一部分には同一符号を付してその説明を省略する。

【0139】

しかして、このエンコーダ回路10にあって、VRAM11の出力する、横方向の画素数の変換を行っていない画像データと、横画素数変換部12を経て横方向の画素数の変換を行なった画像データの双方を一旦スイッチング回路（SW）21に入力し、そのいずれか一方の内容のみが切換選択されて液晶エンコーダ14へ送出されるものとする。

【0140】

ここで、表示対象である液晶表示部19'の液晶パネルとしては、上述したNTSC方式のビデオ信号の横方向の画素数に準じた信号電極数（ビデオ信号の横方向の画素数の半分または同一の信号電極数）を有するもののみならず、VGAに準じた電極数、例えば縦240本×横320本あるいは縦240本×横640本等の一般的なものも選択可能であるものとする。

## 【0141】

したがって、液晶表示部19'に使用する液晶パネルに、ビデオ信号の横方向の画素数に準じたものを使用するか、VGAに準じた信号電極数のものを使用するかに応じて例えばこのデジタルカメラの出荷前に製造者側でスイッチング回路21の選択状態を切換設定することにより、このエンコーダ回路10がいずれにも対応可能となり、回路の汎用性を高めることができる。

## 【0142】

(第3の実施形態)

以下本発明をデジタルカメラに備えられるエンコーダ回路に適用した場合の第3の実施形態について図面を参照して説明する。

## 【0143】

なお、本実施形態では、表示対象である液晶パネルが対角1~2インチ程度のサイズであり、画素数構成もそれなりであることから、VGAやNTSC、PAL等の規格に準拠する画像の構成画素数も適宜必要に応じて間引いて表示駆動するものとする。

## 【0144】

また、本実施形態では、このデジタルカメラが我が国以外の国、例えば西ヨーロッパやオセアニアで販売、使用されることも勘案し、テレビジョン方式としてNTSC方式に加えてPAL方式のモニタ表示部18'も外部接続することも可能であるものとする。

## 【0145】

ちなみに、NTSC方式とPAL方式では、ビデオ信号の水平走査周期がほぼ同一であるので、走査線数の違い(PAL方式はNTSC方式の2割程度多い)を除けば、ビデオ信号系の回路に関してはほぼ共有化できる。

## 【0146】

図5は、このエンコーダ回路10の構成を示すもので、基本的には上記図4で示した構成とほぼ同様であるので、同一部分には同一符号を付してその説明を省略する。

## 【0147】

しかして、このエンコーダ回路10にあって、輝度色差系のデジタル画像データを記憶して出力するVRAM11'は、NTSC方式とPAL方式の双方に対応すべく、ライン数を6/5倍するために、5本目毎にその内容を重複して読み出すものとする。

## 【0148】

したがって、このVRAM11'から読出されるデジタル画像データは、そのライン番号を記述すると、「1」「2」「3」「4」「5」「5」「6」「7」「8」「9」「10」「10」…となる。

## 【0149】

また、横画素数変換部12とビデオエンコーダ13'との間に、PAL用ライン変換部52を設ける。

## 【0150】

このPAL用ライン変換部52は、ビデオ出力端子17に接続するモニタ表示部18'がNTSC方式である場合には横画素数変換部12からのデジタル画像データをそのまま何の処理も施さずに出力する一方、PAL方式である場合には、縦方向の相関演算により6本のライン単位で元の5ライン分の画像データが均等に補間処理された内容となるように変換する。

## 【0151】

このPAL用ライン変換部52によるライン数変換の実行の有無は、例えばこのデジタルカメラのユーザがビデオ出力端子17に接続するモニタ表示部18'のテレビジョン方式に対応して任意にスイッチ操作により切換えるものとしてもよい。

## 【0152】

上記のような回路構成にあって、モニタ表示部18'としてNTSC方式のものを接続した場合の動作は上記第1の実施形態の場合とほぼ同様であり、PAL用ライン変換部52は横画素数変換部12とビデオエンコーダ13'との間にあってデジタル画像データを

スルーで通過させるのみとなる。

【0153】

この際、ビデオエンコーダ13'及び液晶エンコーダ14では、内容がその前のラインと重複している6本目毎のラインの画像データのエンコード動作を停止することで、共にNTSC方式の走査線数に戻したデジタル画像データをエンコード出力する。

【0154】

一方、ビデオ出力端子17にPAL方式のモニタ表示部18'を接続した場合には、ビデオ信号系ではPAL用ライン変換部52が機能し、上述したように一部ラインが重複している輝度色差系のデジタル画像データの相関演算を行なう。

【0155】

この相関演算を施したデジタル画像データに基づき、ビデオタイミング発振部15'からの周波数が相応に上げられた基準クロックによりビデオエンコーダ13'がデジタル値のビデオ信号を作成し、D/A変換器16でアナログ化した後にビデオ出力端子17に接続されたモニタ表示部18'へ出力することで、PAL方式での画像表示が実行される。

【0156】

このとき、液晶エンコーダ14の側では、横画素数変換部12の入力または出力の一方が液晶表示部19'の液晶パネルの信号電極数に合わせてスイッチング回路21で選択された後に、上記NTSC方式のモニタ表示部18'が接続された場合と同様に、内容がその前のラインと重複している6本目毎のラインの画像データのエンコード動作を停止することで、NTSC方式の走査線数に戻した原色系のデジタル画像データをエンコードして生成し、液晶表示部19へ出力する。

【0157】

このように、上記第1の実施形態の効果に加えて、ビデオ出力端子17に接続するモニタ表示部18'として例えばNTSC方式とPAL方式の双方に対応することが可能となり、回路の汎用性をより高めることができる。

【0158】

(第4の実施形態)

以下本発明をデジタルカメラに備えられるエンコーダ回路に適用した場合の第4の実施形態について図面を参照して説明する。

【0159】

なお、本実施形態では、表示対象である液晶パネルが対角1～2インチ程度のサイズであり、画素数構成もそれなりであることから、VGAやNTSC等の規格に準拠する画像の構成画素数も適宜必要に応じて間引いて表示駆動するものとする。

【0160】

図6は、このエンコーダ回路10の構成を示すもので、基本的には上記図1に示したものとほぼ同様であるので、同一部分には同一符号を付してその説明は省略する。

【0161】

しかして、横画素数変換部12の前段、VRAM11の出力するまだビデオ信号用に横画素数が変換されていないVGAに準じた輝度色差系のデジタル画像データが直接液晶エンコーダ14に入力される。

【0162】

液晶エンコーダ14は、この輝度色差系のデジタル画像データに基づき、後述する液晶パネルの走査電極数240×信号電極数320に間引いた原色系(RGB)のデジタル画像データを生成し、これを表示対象である液晶表示部19へ直接出力する。

【0163】

液晶表示部19は、上述した如くVGAに準じた走査電極数240×信号電極数320の電極構成を有するTFT液晶パネルとその駆動回路とにより構成され、液晶エンコーダ14から直接送られてくる原色系のデジタル画像データを用いた画像表示を実行する。

【0164】

上記のような回路構成にあって、その動作は以下に示すようになる。

液晶表示部 19 を構成する液晶パネルの電極数は上述した如く一般的な V G A に準じたものであるとする。したがって、従来より使用されていた一般的な液晶パネルを使用し、液晶エンコーダ 14 がデジタル画像データを用いて当該液晶表示パネルを直接駆動することができる。

【0165】

一方で、ビデオメモリとしては同様に V G A に準じた V R A M 11 を 1 つ用いているのみであり、横画素数変換部 12 でビデオ信号に対応して横方向の画素を変換した後にビデオエンコーダ 13 でビデオ信号を作成するようにしているため、無駄にビデオメモリを増やすことなく、エンコーダ回路としての回路規模を極力小さくできる。

【0166】

(第 5 の実施形態)

以下本発明をデジタルカメラに備えられるエンコーダ回路に適用した場合の第 5 の実施形態について図面を参照して説明する。

【0167】

なお、本実施形態では、表示対象である液晶パネルが対角 1 ～ 2 インチ程度のサイズであり、画素数構成もそれなりであることから、V G A や N T S C 等の規格に準拠する画像の構成画素数も適宜必要に応じて間引いて表示駆動するものとする。

【0168】

図 7 は、このエンコーダ回路 10 の構成を示すもので、基本的には上記図 6 に示したものとほぼ同様であるので、同一部分には同一符号を付してその説明は省略する。

【0169】

しかして、横画素数変換部 12 の前段、V R A M 11 の出力するまだビデオ信号用に横画素数が変換されていない V G A に準じた輝度色差系のデジタル画像データが横画素数変換部 51 に入力される。

【0170】

この横画素数変換部 51 は、デジタル画像データの各ライン横方向の構成画素数を 3 / 2 倍 (または 3 倍) に増加させるべく相関演算 (補間処理) で変換する。

【0171】

横画素数変換部 51 で横画素数が 960 画素に変換されたデジタル画像データは液晶エンコーダ 14 に入力される。

【0172】

液晶エンコーダ 14 は、この輝度色差系のデジタル画像データに基づき、後述する液晶パネルの走査電極数 240 × 信号電極数 480 に間引いた原色系 (R G B) のデジタル画像データを生成し、これを表示対象である液晶表示部 19 へ直接出力する。

【0173】

液晶表示部 19 は、上述した如く V G A に準じた走査電極数 240 × 信号電極数 480 の電極構成を有する T F T 液晶パネルとその駆動回路とにより構成され、液晶エンコーダ 14 から直接送られてくる原色系のデジタル画像データを用いた画像表示を実行する。

【0174】

したがって、ビデオメモリとしては同様に V G A に準じた V R A M 11 を 1 つ用いているのみであり、横画素数変換部 12 でビデオ信号に対応して横方向の画素を変換した後にビデオエンコーダ 13 でビデオ信号を作成するようにしているため、無駄にビデオメモリを増やすことなく、エンコーダ回路としての回路規模を極力小さくできる。

【0175】

なお、上記図 7 で説明した液晶パネルの信号電極数を 480、横画素数変換部 51 の倍率を 3 / 2 倍 (640 画素の場合) または 3 倍 (320 画素の場合) としたが、これに限定されない。

【0176】

例えば、V R A M 11 に横画素数が 320 の画像データが記憶されとした場合、横画素数変換部 51 の倍率を 11 / 10 倍、2 倍、2 × 11 / 10 倍、9 / 8 倍、6 / 5 倍、



5/4倍、3倍、または $3 \times 11 / 10$ 倍とし、液晶パネルの信号電極数（横画素数）を、352画素、640画素、704画素、360画素、384画素、400画素、960画素、または1056画素とするといった組み合わせが考えられる。

【0177】

また、液晶パネルの信号電極数と同じ横方向の画素数を有する輝度色差系のデジタル画像データを液晶エンコーダ14へ入力し、液晶エンコーダ14内で補間処理により1.5画素ずらしの画素を新たに作成し、これを液晶表示部19に出力するようにしてもよい。

【0178】

さらに、液晶表示部19の液晶パネルがデルタ配列の画素構成を有していない場合には、液晶パネルの信号電極数と同じ横方向の画素数を有する輝度色差系のデジタル画像データを横画素数変換部51で生成して液晶エンコーダ14へ入力するものとすれば、液晶エンコーダ14はこれを単に同一画素数の原色系のデータに変換し、変換した画素中の対応する色成分を選択して読出すのみで対応でき、さらに液晶エンコーダ14の構成を簡略化できる。

【0179】

また、モニタ表示部18がデジタル入力（デジタル放送）に対応している場合は、D/A変換器16を省いて、デジタル値のビデオ信号を出力するようにする必要がある。

（第6の実施形態）

以下本発明をデジタルカメラに備えられるエンコーダ回路に適用した場合の第6の実施形態について図面を参照して説明する。

【0180】

図8は、その回路構成を示すもので、基本的には上記図4または図7で示した構成とほぼ同様であるので、同一部分には同一符号を付してその説明を省略する。

【0181】

しかし、横画素数変換部12の前段、VRAM11の出力するまだビデオ信号用に横画素数が変換されていないVGAに準じた輝度色差系のデジタル画像データが横画素数変換部51に入力される。

【0182】

この横画素数変換部51は、デジタル画像データの各ライン横方向の構成画素数を3/2倍（または3倍）に増加させるべく相関演算（補間処理）で変換する。

【0183】

横画素数変換部51で横画素数が960画素に変換されたデジタル画像データと、横画素数変換部12を経て横方向の画素数の変換を行なった画像データの双方を一旦スイッチング回路（SW）21に入力し、そのいずれか一方の内容のみが切換選択されて液晶エンコーダ14へ送出されるものとする。

【0184】

ここで、表示対象である液晶表示部19'の液晶パネルとしては、上述したNTSC方式のビデオ信号の横方向の画素数に準じた信号電極数（ビデオ信号の横方向の画素数の半分または同一の信号電極数）を有するもののみならず、VGAに準じた電極数、例えば縦240本×横480本等の一般的なものも選択可能であるものとする。

【0185】

したがって、液晶表示部19'に使用する液晶パネルに、ビデオ信号の横方向の画素数に準じたものを使用するか、VGAに準じた信号電極数のものを使用するかに応じて例えばこのデジタルカメラの出荷前に製造者側でスイッチング回路21の選択状態を切換設定することにより、このエンコーダ回路10がいずれにも対応可能となり、回路の汎用性を高めることができる。

【0186】

さらに、横画素数変換部51の倍率を適宜変更設定することにより、VGAに準じた信号電極数が異なる各種の液晶パネルに対応することが可能となる。例えば、VRAM11に横画素数が320の画像データが記憶されとした場合、横画素数変換部51の倍率を



11/10倍、2倍、2×11/10倍、9/8倍、6/5倍、5/4倍、3倍、または3×11/10倍に設定すれば、信号電極数（横画素数）が、352画素、640画素、704画素、360画素、384画素、400画素、960画素、または1056画素の液晶パネルに対応可能となる。

#### 【0187】

以上説明した上記第2、3、及び第7の実施形態では、デジタル画像データのモニタ表示部18に対するRGB信号出力と液晶表示部19、19'に対するビデオ信号出力とを同時に実行可能な構成について説明したが、いずれか一方の信号出力のみを択一的に実行可能な構成でいいのであれば、第1の実施形態（図2）で説明したエンコーダ回路10と同様の構成とし、RGB信号を出力する場合とビデオ信号出力する場合とで横画素数変換部12の変換倍率を適宜変更設定するといった構成も考えられる。このように構成した場合はエンコーダ回路としての回路規模をより一層小さくすることができる。

#### 【0188】

以上説明した上記第1乃至第6実施形態では、液晶エンコーダ14から液晶表示部19（19'）へ出力するRGBのデジタル画像データは、上記図3（B）で記号「○」で示したように1画素で1つの色成分のみを選択した内容であり、1色成分あたりの階調数がnビットであるとする、液晶エンコーダ14より上流側の回路系統のように1画素あたり3（色）×nビットの平行値で伝送する必要はない。

#### 【0189】

そのため、nビット幅のシリアル伝送で回路を実現するものとしてもよく、これにより、液晶エンコーダ14と液晶表示部19（19'）の間の信号線数を減少し、実装上の回路規模をより縮小できる。

#### 【0190】

また、上記第3の実施形態で説明した図5のPAL用ライン変換部52は、第1の実施形態の図1のビデオエンコーダ13の前段、及び第4の実施形態の図6のビデオエンコーダ13の前段に配するものとしてもよく、いずれにしても上記第3の実施形態で説明した場合と同様に、NTSC方式だけでなくPAL方式のモニタ表示部18'をビデオ出力端子17に接続した場合に対応できる。

#### 【0191】

また、上記第1乃至第6の実施形態は、いずれも本発明を液晶パネル用のエンコーダ回路に適用した場合について説明したものであるが、本発明はこれに限るものではなく、他のEL（エレクトロルミネッセンス）パネル等の表示パネル用のエンコーダ回路にも適用することが可能である。

#### 【0192】

さらに、上記第1乃至第6の実施形態は、いずれもデジタルカメラに備えられるエンコーダ回路に適用した場合について説明したものであるが、本発明はこれに限るものではなく、原色系のデジタル画像データを用いて液晶パネルに表示する一方で、ビデオ信号の出力を行なうような装置、例えばビデオ出力端子付きの液晶テレビ等のエンコーダ回路にも適用することが可能となる。

#### 【0193】

また、上記第1乃至第6の実施形態は、いずれも本発明をデジタルカメラに適用した場合について説明したものであるが、ビデオムービーカメラや、カメラ機能付きの携帯電話端末もしくはPDA（Personal Digital Assistant：携帯情報端末）もしくはパーソナルコンピュータもしくはテレビジョン受像機など、各種の表示部を有する撮影機能付き機器であれば、いずれの機器にでも本発明を適用することが可能である。

#### 【0194】

また、上記第1乃至第6の実施形態は、いずれも本発明を撮影機能付き機器に適用した場合について説明したものであるが、カメラ機能が付いていない、携帯電話端末もしくはPDA（携帯情報端末）もしくはパーソナルコンピュータもしくはテレビジョン受像機な

ど、各種の表示部を有する機器であれば、いずれの機器にでも本発明を適用することが可能である。

#### 【0195】

加えて、上記第1乃至第6の実施形態では、YUV信号の形態で保持されているデジタル画像データを、液晶エンコーダ14でRGB信号の形態のデジタル画像データに、ビデオエンコーダ13, 13'でビデオ信号に変換するようにしたが、始めからRGB信号の形態で保持されているデジタル画像データを、エンコードすることなく液晶表示部19, 19'に出力し、ビデオエンコーダでビデオ信号に変換するような回路構成も容易に実現できる。

#### 【0196】

その他、本発明は上記実施の形態に限らず、その要旨を逸脱しない範囲内で種々変形して実施することが可能であるものとする。

#### 【0197】

さらに、上記実施の形態には種々の段階の発明が含まれており、開示される複数の構成要件における適宜な組み合わせにより種々の発明が抽出され得る。例えば、実施の形態に示される全構成要件からいくつかの構成要件が削除されても、発明が解決しようとする課題の欄で述べた課題の少なくとも1つが解決でき、発明の効果の欄で述べられている効果の少なくとも1つが得られる場合には、この構成要件が削除された構成が発明として抽出され得る。

#### 【図面の簡単な説明】

#### 【0198】

【図1】本発明の第1の実施形態に係るデジタルカメラの回路構成を示すブロック図。

【図2】本発明の第1の実施形態に係るエンコーダ回路の構成を示すブロック図。

【図3】同実施形態に係る液晶パネルの画素構成と表示データの対応を示す図。

【図4】本発明の第2の実施形態に係るエンコーダ回路の構成を示すブロック図。

【図5】本発明の第3の実施形態に係るエンコーダ回路の構成を示すブロック図。

【図6】本発明の第4の実施形態に係るエンコーダ回路の構成を示すブロック図。

【図7】本発明の第5の実施形態に係るエンコーダ回路の構成を示すブロック図。

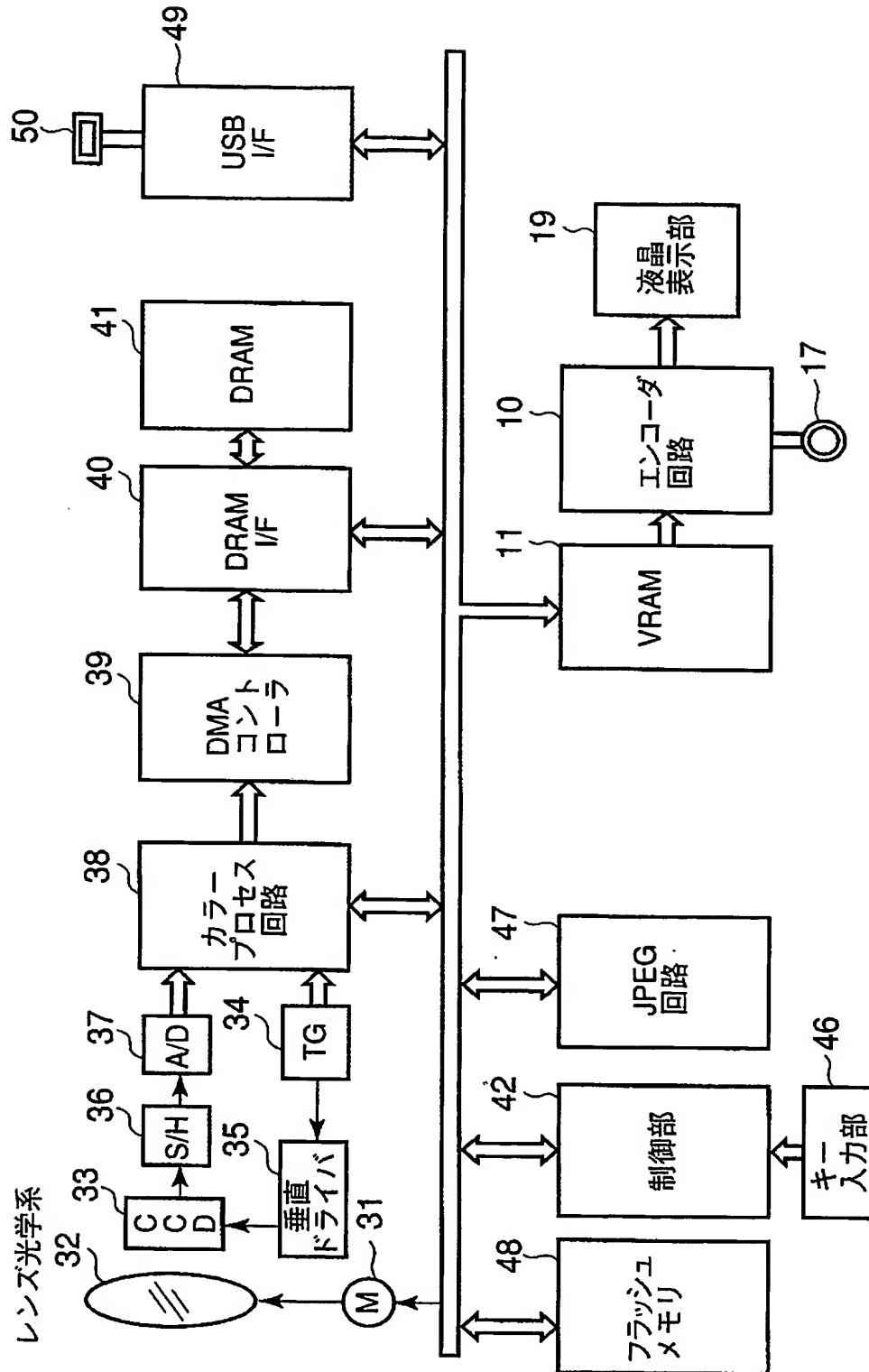
【図8】本発明の第6の実施形態に係るエンコーダ回路の構成を示すブロック図。

#### 【符号の説明】

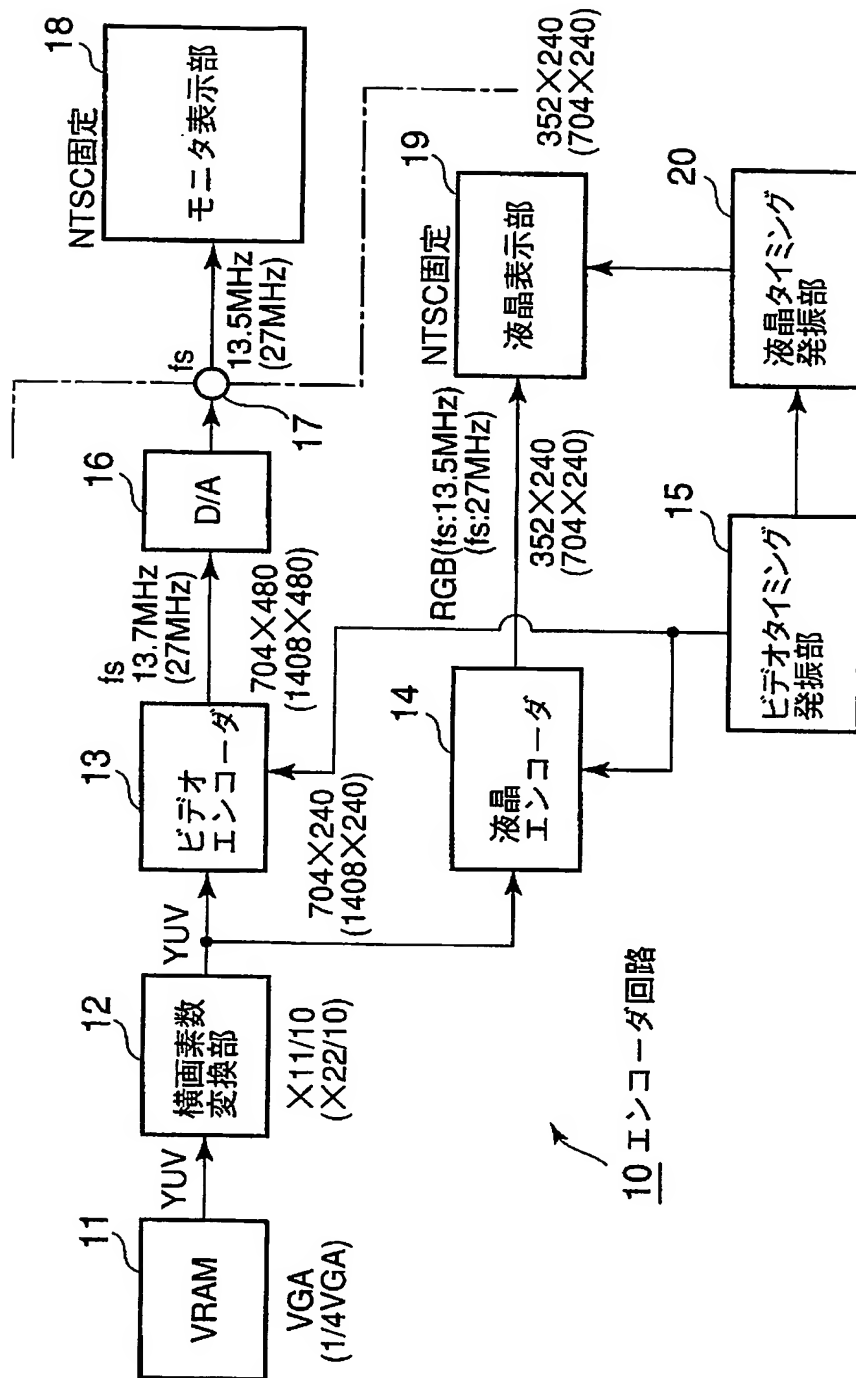
#### 【0199】

10…エンコーダ回路、11…VRAM、12…横画素数変換部、13, 13'…ビデオエンコーダ、14…液晶エンコーダ、15, 15'…ビデオタイミング発振部、16…D/A変換器、17…ビデオ出力端子、18, 18'…モニタ表示部、19, 19'…液晶表示部、19a…ソースドライバ、20…液晶タイミング発振部、21…スイッチング回路(SW)、31…モータ(M)、32…レンズ光学系、33…CCD、34…タイミング発生器(TG)、35…垂直ドライバ、36…サンプルホールド回路(S/H)、37…A/D変換器、38…カラープロセス回路、39…DMAコントローラ、40…DRAMインタフェース(I/F)、41…DRAM、42…制御部、46…キー入力部、47…JPEG回路、48…フラッシュメモリ、49…USBインタフェース(I/F)、50…USBコネクタ、51…横画素数変換部、52…PAL用ライン変換部。

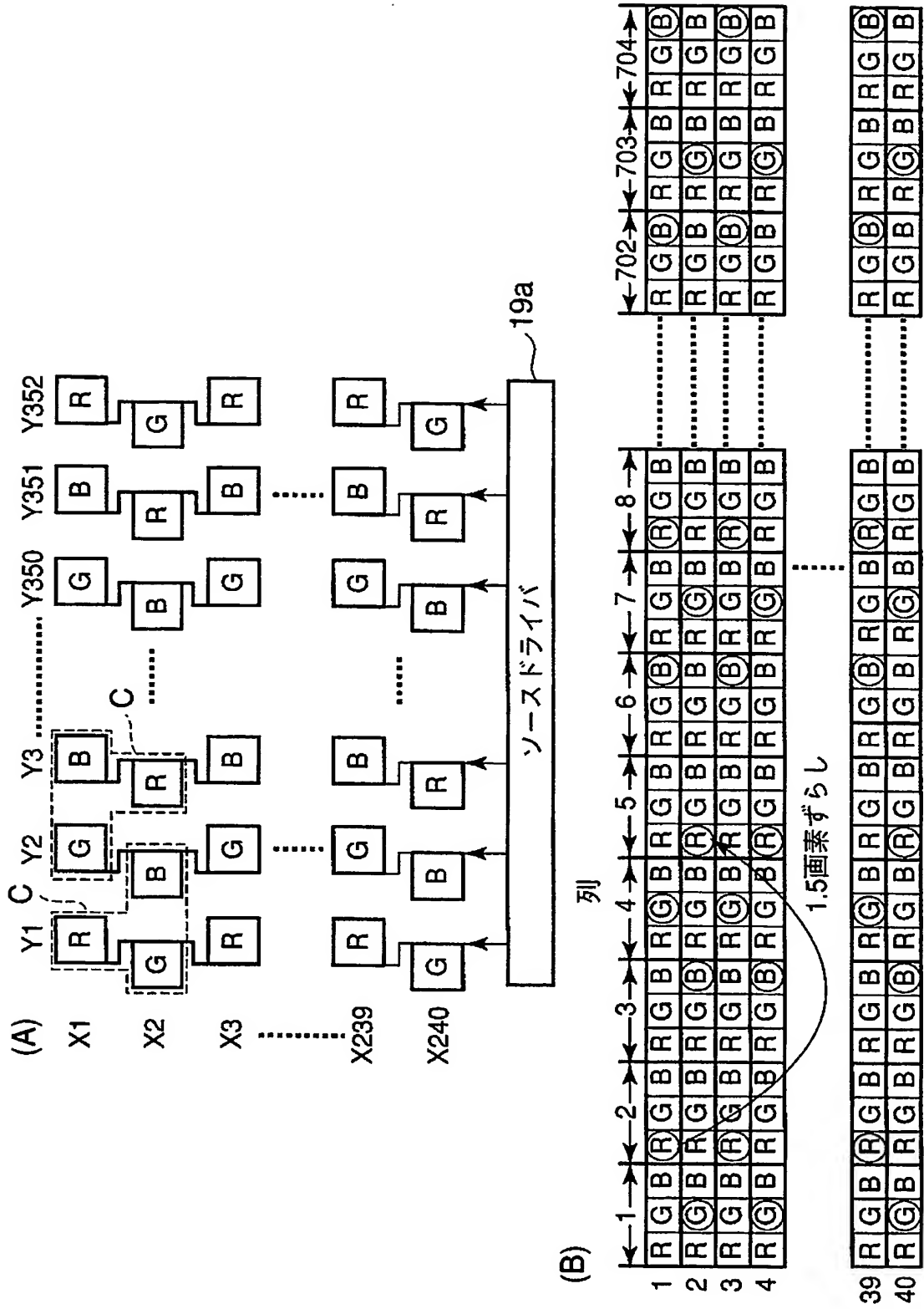
【書類名】 図面  
【図 1】



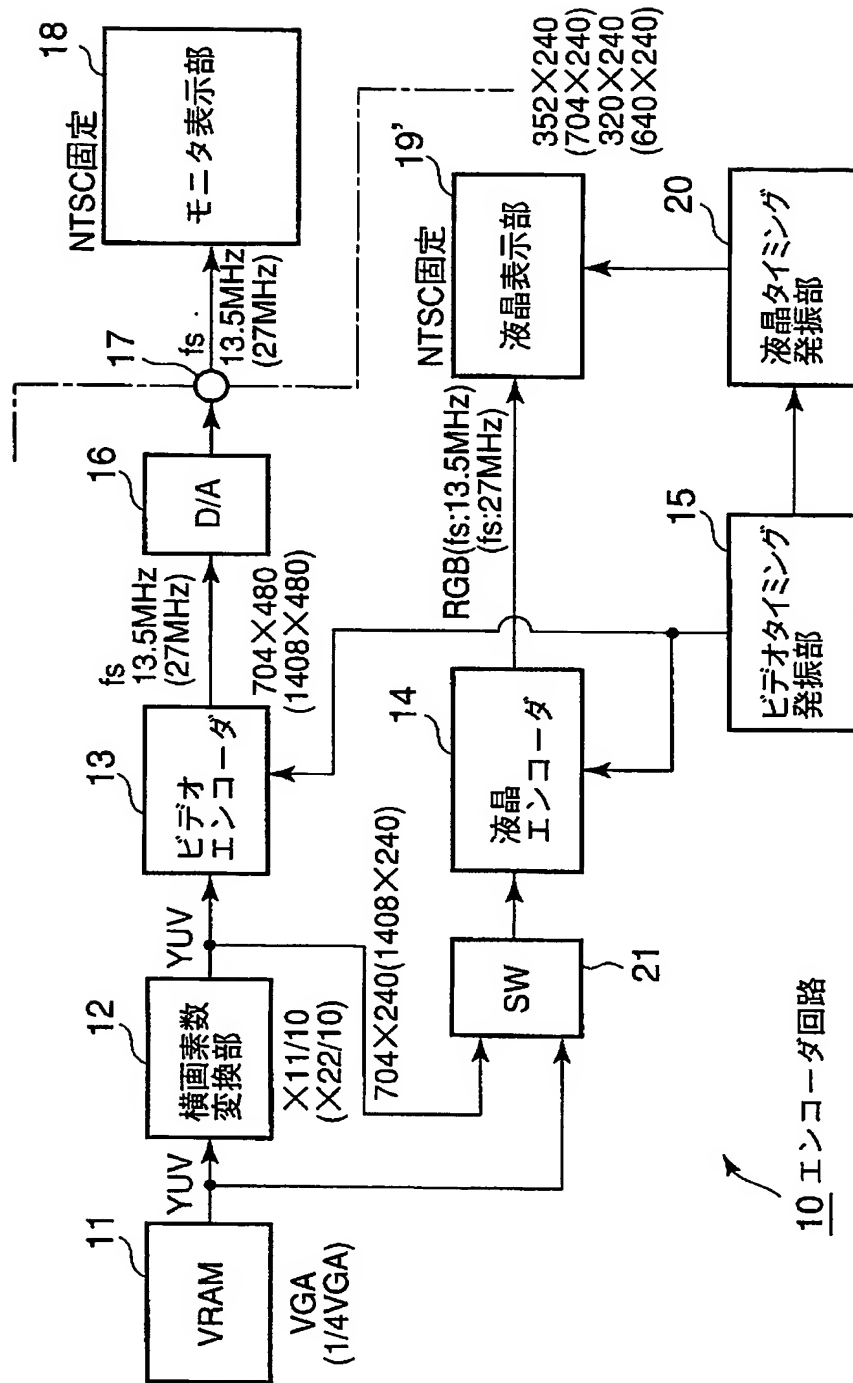
【図 2】



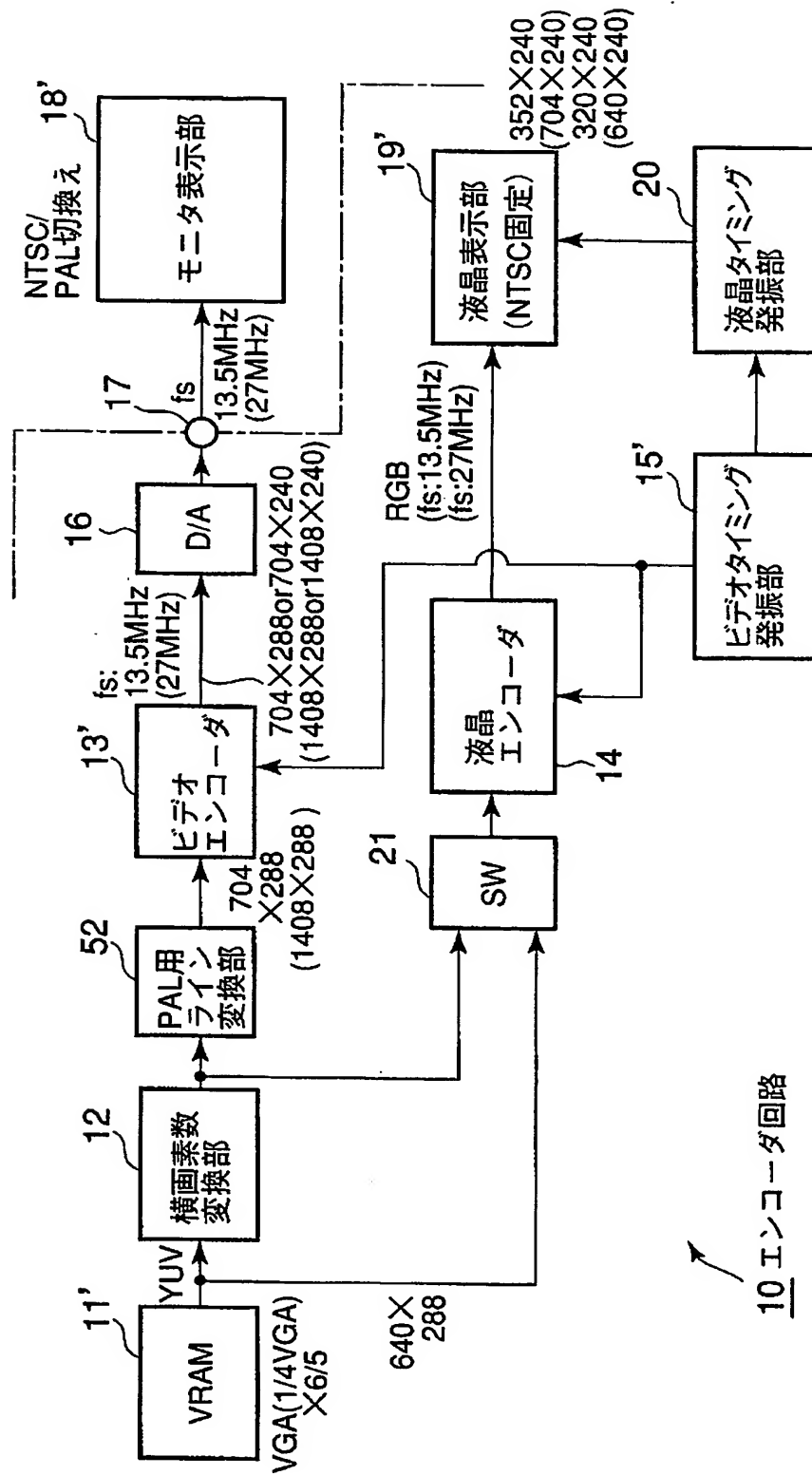
【図 3】



【圖 4】

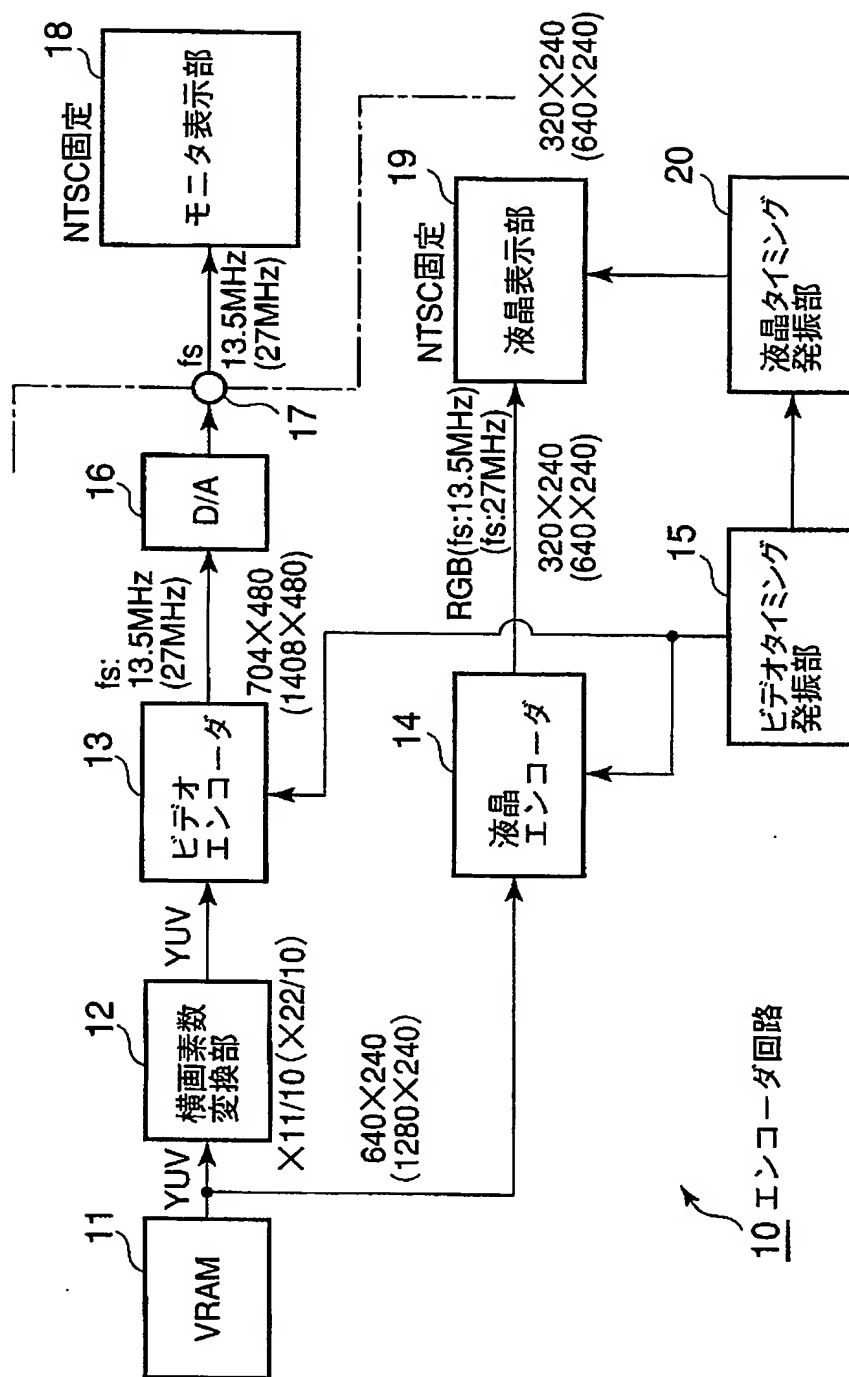


【圖 5】



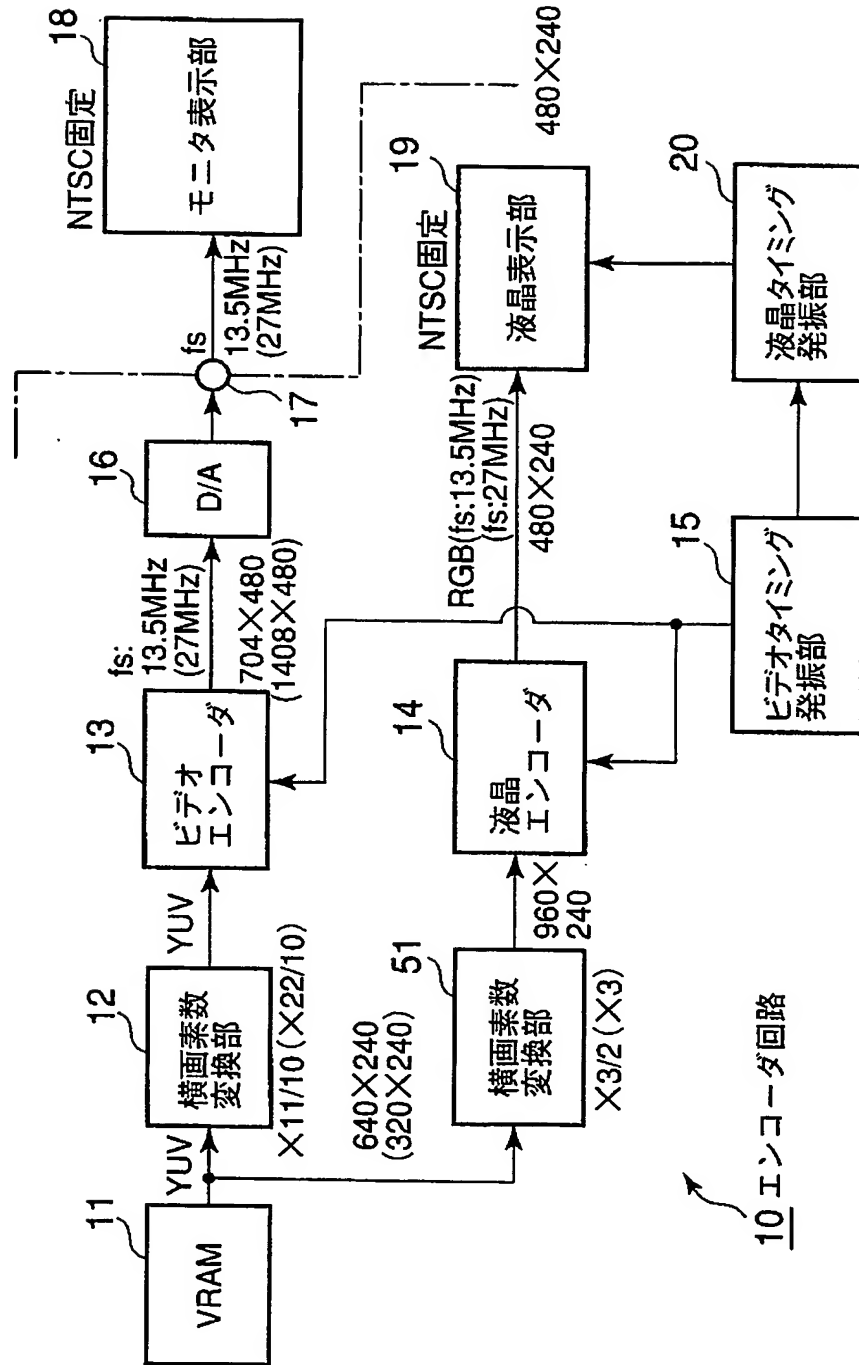
## 10 エンコーダ回路

【図 6】

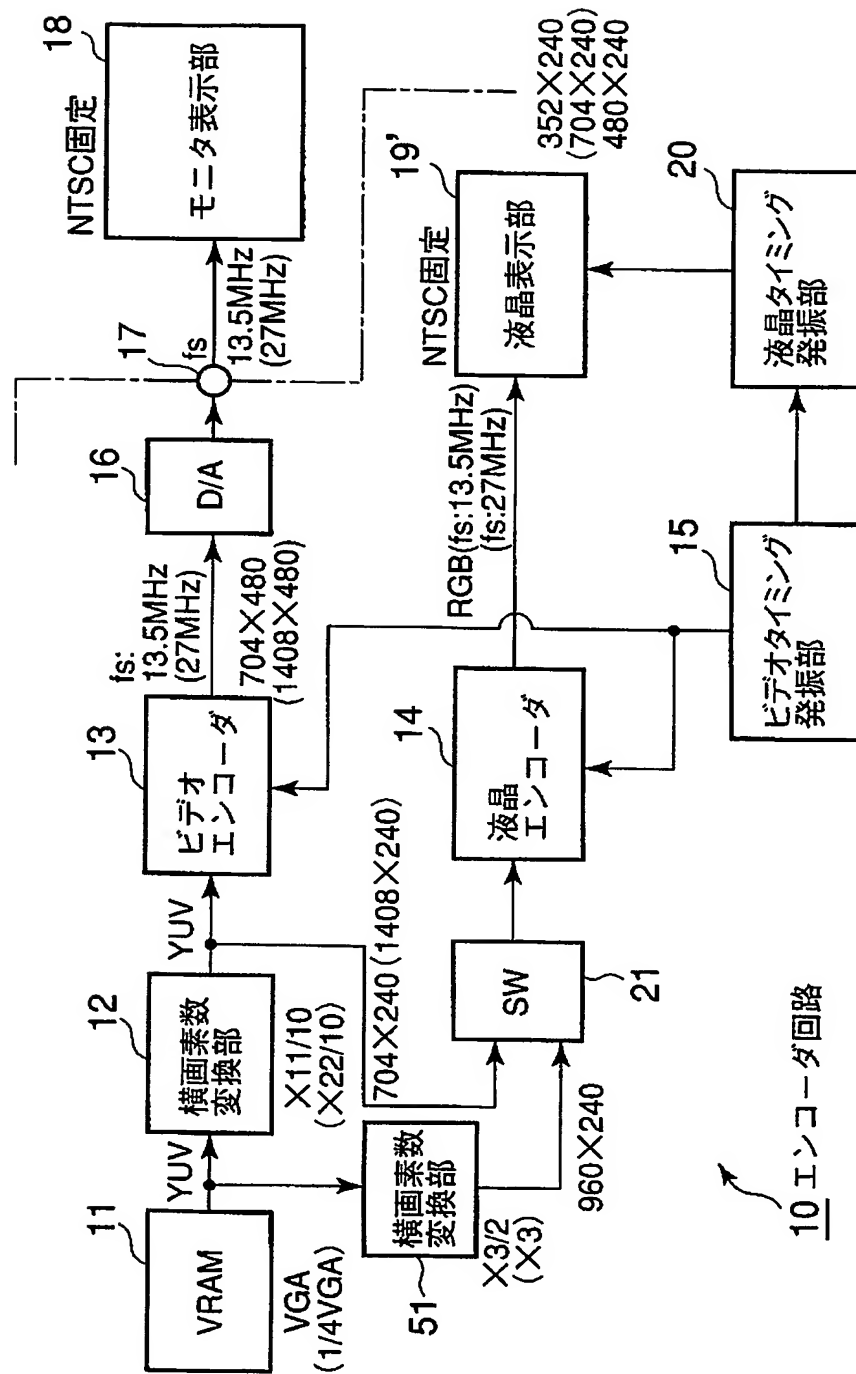




【図 7】



【図 8】



10 エンコーダ回路

【書類名】 要約書

【要約】

【課題】 必要な回路構成を極力簡易化しながら、デジタル画像データを用いて液晶表示パネルを直接駆動する。

【解決手段】 V G A に準じた画素数構成を有する輝度色差系のデジタル画像データに対し、N T S C 方式の水平走査周期に対応した横方向の構成画素数を変換する横画素変換部12と、この横画素数変換部12を経たデジタル画像データ Y U V から原色系のデジタル画像データ R G B を生成して液晶表示部19に直接出力する液晶エンコーダ14とを備える。

【選択図】 図 2

特願 2 0 0 3 - 3 2 4 6 5 9

出 願 人 履 歴 情 報

識別番号

[ 0 0 0 0 0 1 4 4 3 ]

1. 変 更 年 月 日

1 9 9 8 年   1 月   9 日

[ 変 更 理 由 ]

住 所 変 更

住   所

東京都渋谷区本町 1 丁 目 6 番 2 号

氏   名

カシオ計算機株式会社

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**